

マテリアル先端リサーチインフラ利用報告書 ARIM User's Report

[Release : 2025.06.10] [Update : 2025.03.25]

課題データ / Project Data

| | |
|---------------------------------------------|----------------------------------------------------------------------------------------|
| 課題番号 Project Issue Number | 24AT0273 |
| 利用課題名 Title | 薄膜の電気特性評価 |
| 利用した実施機関 Support Institute | 産業技術総合研究所 / AIST |
| 機関外・機関内の利用 External or Internal Use | 外部利用/External Use |
| ARIM半導体基盤PF 関連課題 Related to ARIM-SETI | 指定なし / No Designation |
| 横断技術領域 Cross-Technology Area | 加工・デバイスプロセス/Nanofabrication |
| 重要技術領域 Important Technology Area | 高度なデバイス機能の発現を可能とするマテリアル/Materials allowing high-level device functions to be performed |
| キーワード Keywords | CVD,エレクトロデバイス/ Electronic device |

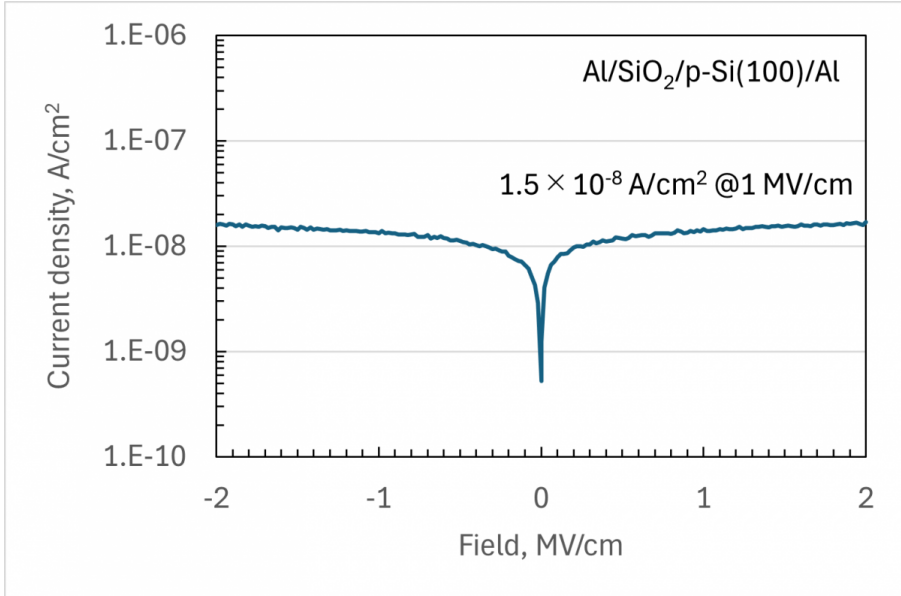
利用者と利用形態 / User and Support Type

| | |
|-------------------------------------------------------------------------------------------------|----------------------------|
| 利用者名（課題申請者） User Name (Project Applicant) | 西田 章浩 |
| 所属名 Affiliation | 株式会社ADEKA |
| 共同利用者氏名 Names of Collaborators Excluding Supporters in the Hub and Spoke Institutes | |
| ARIM実施機関支援担当者 Names of Supporters in the Hub and Spoke Institutes | 山崎 将嗣 |
| 利用形態 Support Type | 機器利用/Equipment Utilization |

利用した主な設備 / Equipment Used in This Project

| | |
|---------------------------------|------------------------|
| 利用した主な設備 Equipment ID & Name | AT-051 : デバイスパラメータ評価装置 |
|---------------------------------|------------------------|

報告書データ / Report

| | |
|--------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| <p>概要 (目的・用途・実施内容) Abstract (Aim, Use Applications and Contents)</p> | <p>目的 半導体向け薄膜のリーク電流密度を評価するためにデバイスパラメータ評価装置を利用した。 実施内容 MISキャパシタの作成と電気特性評価</p> |
| <p>実験 Experimental</p> | <p>p-Si(100)基板の上にSiO₂膜をCVD法により作成した。その後、上部下部電極をスパッタ法により堆積した。上部電極はハードマスクを用い、所望のサイズの電極を形成した。得られたMISキャパシタをデバイスパラメータ評価装置にて-20V~20Vの電圧でI-V測定を行った。</p> |
| <p>結果と考察 Results and Discussion</p> | <p>I-V測定の結果、リーク電流密度は1.5×10^{-8} A/cm² @ 1Vであることが確認された。(図1) これは、文献値(8.2×10^{-8} A/cm² @ 1V)と比較して同等もしくは良好な結果であり、高品位なSiO₂膜が得られたことが示されている。測定範囲-20V~20Vでは、概ね一定のリーク電流密度であり、良好な絶縁特性を示すことが確認された。</p> |
| <p>図・表・数式 1 Figures, Tables and Equations 1</p> | <div style="text-align: center;">  </div> <p>図1 I-V測定結果</p> |
| <p>その他・特記事項 (参考文献・謝辞等) Remarks(References and Acknowledgements)</p> | <p>S-Y Tsai et al 2008 J. Phys.: Conf. Ser. 100 042030</p> |

成果発表・成果利用 / Publication and Patents

| | |
|----------------------------------------------------------------|----|
| <p>DOI (論文・プロシーディング) DOI (Publication and Proceedings)</p> | |
| <p>口頭発表、ポスター発表 および、その他の論文 Oral Presentations etc.</p> | |
| <p>特許出願件数 Number of Patent Applications</p> | 0件 |
| <p>特許登録件数 Number of Registered Patents</p> | 0件 |