

# マテリアル先端リサーチインフラ利用報告書

## ARIM User's Report

[Release : 2025.06.10] [Update : 2025.05.30]

### 課題データ / Project Data

課題番号 Project Issue Number	24UT1120
利用課題名 Title	なめらかな凹凸バンプ形状で位置合わせを行なう自己整合ボンディング
利用した実施機関 Support Institute	東京大学 / Tokyo Univ.
機関外・機関内の利用 External or Internal Use	内部利用 (ARIM事業参画者) / Internal Use (by ARIM members)
ARIM半導体基盤PF 関連課題 Related to ARIM-SETI	指定なし / No Designation
横断技術領域 Cross-Technology Area	加工・デバイスプロセス/Nanofabrication
重要技術領域 Important Technology Area	高度なデバイス機能の発現を可能とするマテリアル/Materials allowing high-level device functions to be performed
キーワード Keywords	蒸着・成膜/ Vapor deposition/film formation,PVD,スパッタリング/ Sputtering,リソグラフィ/ Lithography,光リソグラフィ/ Photolithgraphy,電子線リソグラフィ/ EB lithography,ダイシング/ Dicing,ボンディング/ Bonding,先端半導体 (超高集積回路) / Advanced Semiconductor (Very Large Scale Integration),チップレット/ Chiplet,ハイブリッドボンディング/ Hybrid Bonding

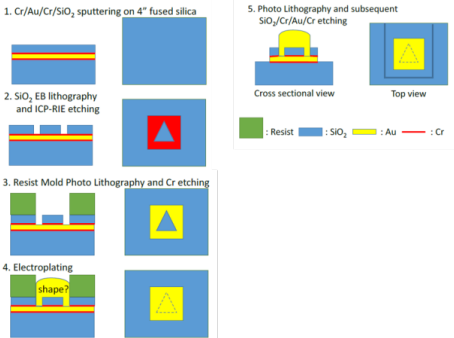
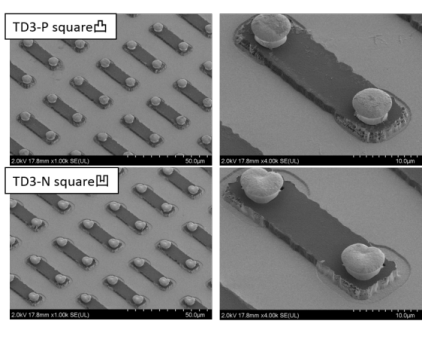
### 利用者と利用形態 / User and Support Type

利用者名 (課題申請者) User Name (Project Applicant)	三田 吉郎
所属名 Affiliation	東京大学工学系研究科電気系工学専攻
共同利用者氏名 Names of Collaborators Excluding Supporters in the Hub and Spoke Institutes	水島彩子,河井哲子,島本直伸,三角啓
ARIM実施機関支援担当者 Names of Supporters in the Hub and Spoke Institutes	井上友里恵,太田悦子,藤原誠,澤村智紀,肥後昭男
利用形態 Support Type	機器利用/Equipment Utilization

## 利用した主な設備 / Equipment Used in This Project

<b>利用した主な設備</b> <b>Equipment ID &amp; Name</b>	UT-500 : 高速大面積電子線描画装置 UT-716 : LL式高密度汎用スパッタリング装置(2024) UT-706 : 金メッキ装置 UT-911 : 精密フリップチップボンダー UT-906 : ブレードダイサー
---	---

## 報告書データ / Report

<b>概要 (目的・用途・実施内容)</b> <b>Abstract (Aim, Use Applications and Contents)</b>	高機能なCMOS-MEMSシステムを簡便に得る方法として、チップレベル接合技術(チップ)に期待が高まるが、数百万個に至る数 $\mu\text{m}$ 角のパッドを接合する際に、バンプ同士がすべってずれてしまうという問題が生じる場合がある。この問題に対して、奥歯のかみ合わせにヒントを得て、自然(パッシブ)に位置合わせが出来る構造を構想し、テスト構造を設計試作検証している。成果を国際会議で発表した。
<b>実験</b> <b>Experimental</b>	図1 (a) に示すプロセスを用い、武田先端知ビルスーパークリーンルームにて試作を行った。位置合わせ確認を容易にするため、熔融石英基板を用いた。基板は武田先端知で共同購入して頒布されるものを利用した。LL式高密度汎用スパッタリング装置(CFS-4EP-LL)を用いてCr(50nm)Au(300nm)配線兼メッキ種層を形成し、続けてCr(50nm) SiO <sub>2</sub> (1 $\mu\text{m}$ ) の絶縁層を形成した。高速大面積電子線描画装置(F5112+VD01)を用い、共同購入レジストOEBR-CAP112をレジスト膜として描画を行い、位置合わせパッドならびにその内部にかみ合わせの為に意図的に形成する絶縁膜の凸部を描画。汎用ICPエッチング装置(CE-300I)でSiO <sub>2</sub> をエッチングした。引き続き、高速大面積電子線描画装置で描画・自動現像装置・アッシング装置FA-1、エッチング装置を利用して作製した5インチフォトマスクを用い、ZPN-1150(ネガレジスト、膜厚4 $\mu\text{m}$ )で位置合わせ露光を光リソグラフィ装置(MA-6)で行いモールドを形成し、金メッキ装置(山本鍍金試験器)でバンプ形状を形成した。配線は厚膜レジスト(AZ P4620、膜厚5 $\mu\text{m}$ )でバンプ形状をカバーし、SiO <sub>2</sub> /Cr/Au/Cr構造を順にエッチングして形成した。
<b>結果と考察</b> <b>Results and Discussion</b>	図1 (b) に示す通り、配線付きのバンプ形状を作製することができた。下地のSiO <sub>2</sub> パターンの有無によってバンプ頭部に凹凸の違いが得られたが、メッキの進行につれて凹凸が平坦化されてゆき、形状および精密フリップチップボンダーによる位置合わせの結果について、当初の目論見程の効果を得ることは難しいことがわかった。
<b>図・表・数式 1</b> <b>Figures, Tables and Equations 1</b>	<div style="display: flex; justify-content: space-around;"> <div style="text-align: center;">  <p>(a) Fabrication Process</p> </div> <div style="text-align: center;">  <p>(b) Realized Device example</p> </div> </div> <p>図1 自己整合位置合わせを試行した凹凸バンプ構造作製プロセス(a)と作製結果の例(b)</p>
<b>その他・特記事項 (参考文献・謝辞等)</b> <b>Remarks(References and Acknowledgements)</b>	なし

成果発表・成果利用 / Publication and Patents

<p>DOI (論文・プロシーディング) [1] DOI (Publication and Proceedings)</p>	<p>Ayako Mizushima, Test Structure to Assess Bump Shape Influence on Hybrid Bonding, <i>2024 IEEE 36th International Conference on Microelectronic Test Structures (ICMTS)</i>, , 1-4(2024). <a href="https://doi.org/10.1109/ICMTS59902.2024.10520685">DOI: 10.1109/ICMTS59902.2024.10520685</a></p>
<p>口頭発表、ポスター発表 および、その他の論文 Oral Presentations etc.</p>	
<p>特許出願件数 Number of Patent Applications</p>	<p>0件</p>
<p>特許登録件数 Number of Registered Patents</p>	<p>0件</p>