

マテリアル先端リサーチインフラ利用報告書

ARIM User's Report

[Release : 2023.08.01] [Update : 2023.05.15]

課題データ / Project Data

課題番号 Project Issue Number	22RO0020
利用課題名 Title	CMOS論理回路
利用した実施機関 Support Institute	広島大学 / Hiroshima Univ.
機関外・機関内の利用 External or Internal Use	外部利用/External Use
横断技術領域 Cross-Technology Area	計測・分析/Advanced Characterization 加工・デバイスプロセス/Nanofabrication
重要技術領域 Important Technology Area	高度なデバイス機能の発現を可能とするマテリアル/Materials allowing high-level device functions to be performed
キーワード Keywords	リソグラフィ・露光・描画装置、成膜・膜堆積、膜処理・エッチング、形状観察、電気計測,リソグラフィ/Lithography

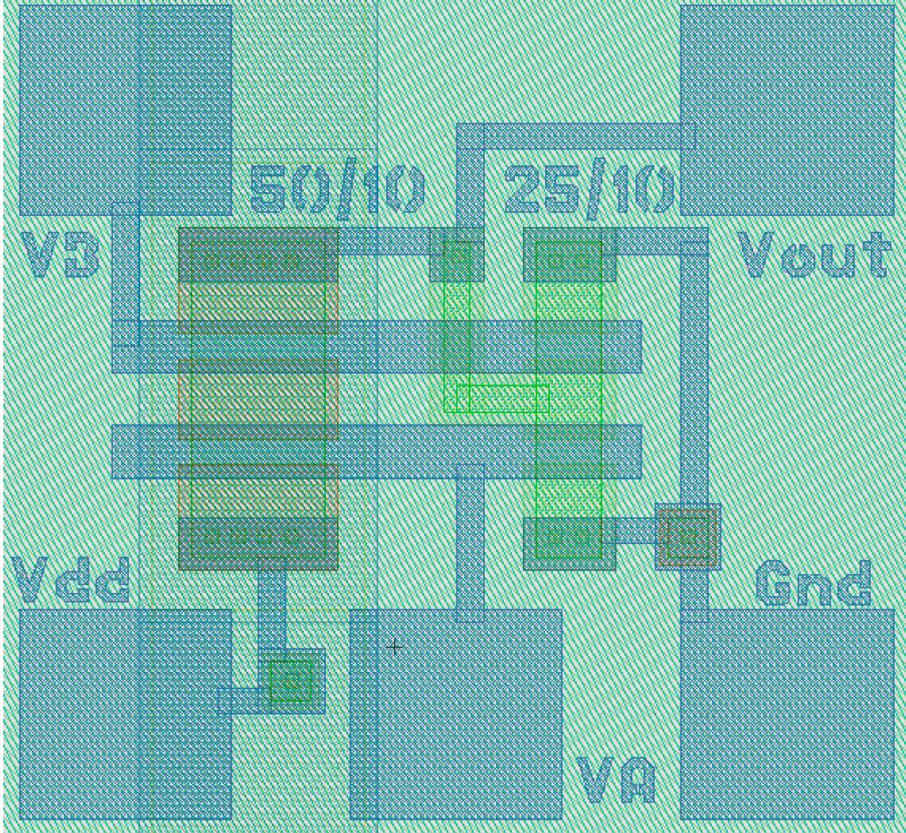
利用者と利用形態 / User and Support Type

利用者名（課題申請者） User Name (Project Applicant)	禹 泰圭
所属名 Affiliation	東京理科大学大学院理工学研究科
共同利用者氏名 Names of Collaborators in Other Institutes Than Hub and Spoke Institutes	
ARIM実施機関支援担当者 Names of Collaborators in The Hub and Spoke Institutes	黒木 伸一郎,田部井 哲夫,山田 真司,岡田 和志,水野 恭司
利用形態 Support Type	技術補助/Technical Assistance

利用した主な設備 / Equipment Used in This Project

利用した主な設備 Equipment ID & Name	RO-131 : レイアウト設計ツール RO-221 : 酸化炉 RO-113 : マスクレス露光装置 RO-211 : イオン注入装置 RO-224 : ウェル拡散炉
---------------------------------	--

報告書データ / Report

<p>概要 (目的・用途・実施内容) Abstract (Aim, Use Applications and Contents)</p>	<p>最先端システムLSIの実現には、更なる高性能、低消費電力のCMOSデバイス技術が必要である。今回は、CMOS論理回路の試作を通じてプロセス基礎技術とトランジスタ・回路の基本技術の習得を目的とする。</p>
<p>実験 Experimental</p>	<p>【利用した主な装置】レイアウト設計ツール、酸化炉、マスク露光装置、イオン注入装置、ウェル拡散炉、スパッタ装置(AI用)、エッチング装置(レジスト Ashing用)、ポストメタライゼーションアニール (PMA) 炉、半導体パラメータ・アナライザ 【実験方法】設計した回路図をもとに、n-wll形成、アクティブ領域形成、ソース/ドレイン形成、ゲート酸化膜形成、コンタクトホール形成、電極形成の順でNOR回路およびRS Flip-Flop回路を作成した。作成した回路は半導体パラメータ・アナライザを使用して電気計測を行った。</p>
<p>結果と考察 Results and Discussion</p>	<p>回路の設計図と作成した回路写真をFig. 1~4に示す。次に、Fig. 5にNOR回路の入出力波形、Fig. 6にRS Flip-Flop回路の入出力波形を示す。 NOR回路の真理表の通り、入力1と入力2のどちらか一方、または両方の電圧が5Vの電圧をかけた場合に出力が0Vとなり、入力1と入力2の両方に0Vの電圧をかけた場合、出力が5Vとなることが確認できた。 RS Flip-Flop回路の真理表の通り、入力Rと入力Sが0Vの時、以前の出力状態を保持されていることが確認できた。</p>
<p>図・表・数式 1 Figures, Tables and Equations 1</p>	 <p style="text-align: center;">Fig. 1 Designed NOR</p>
<p>図・表・数式 2 Figures, Tables and Equations 2</p>	 <p style="text-align: center;">Fig. 2 Fabricated NOR</p>

図・表・数式 3
 Figures, Tables and
 Equations 3

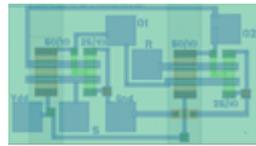


Fig. 3 Designed RS Flip-Flop

図・表・数式 4
 Figures, Tables and
 Equations 4

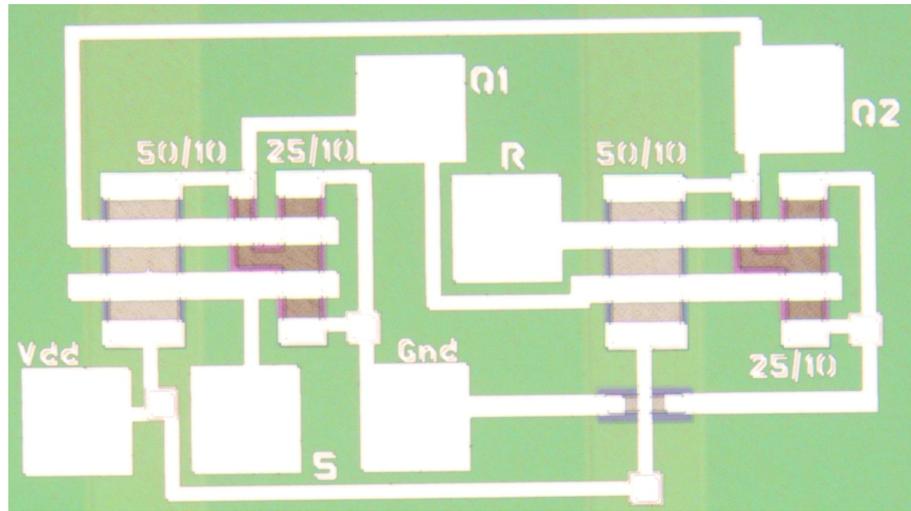


Fig. 4 Fabricated RS Flip-Flop

図・表・数式 5
 Figures, Tables and
 Equations 5

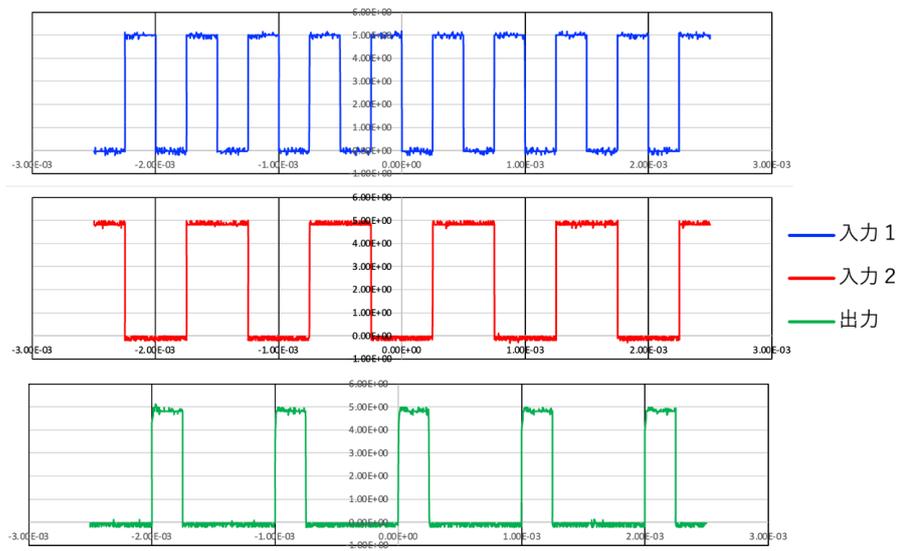


Fig. 5 NOR Input/Output Waveform

図・表・数式 6
 Figures, Tables and
 Equations 6

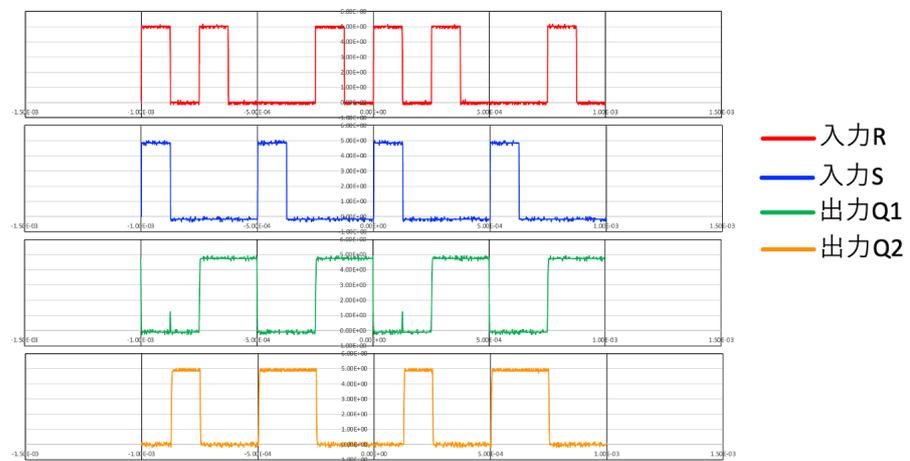


Fig. 6 RS Flip-Flop Input/Output Waveform

その他・特記事項（参考文献・謝辞等） Remarks(References and Acknowledgements)	本実習を行なうにあたり、ご支援、ご指導いただきました広島大学ナノデバイス研究所の皆様にご感謝いたします。
--	--

成果発表・成果利用 / Publication and Patents

DOI（論文・プロシーディング） DOI (Publication and Proceedings)	
口頭発表、ポスター発表および、その他の論文 Oral Presentations etc.	
特許出願件数 Number of Patent Applications	0件
特許登録件数 Number of Registered Patents	0件