



< 第 32 回 >

酸化ガリウムによるパワーデバイス開発

国立研究開発法人 情報通信研究機構 未来 ICT 研究所 東脇 正高氏に聞く

近年、地球環境やエネルギー問題が社会存続の鍵の一つとしてグローバルに議論されるようになり、半導体・エレクトロニクス分野においてもパワーデバイスが電力の伝達のエネルギー損失を低減する効果が重視され、その研究開発、産業化に欧米や台湾、中国、韓国でも関心が高まっている。我が国でも「科学技術基本計画（平成 23 年 8 月 14 日閣議決定）」において「パワー半導体の技術に関する研究開発、普及の推進」はグリーンイノベーション推進のために重点的に推進する施策のひとつに位置づけられている。

パワーデバイスとしては、シリコン（Si）では不可能な高耐圧で高効率デバイスを実現できる、ワイドバンドギャップ半導体材料^(注1)によるデバイスが採りあげられ、シリコンカーバイド（SiC）と窒化ガリウム（GaN）によるパワーデバイス研究開発競争がグローバルに激化している。そうしたなかで、これまでだれも考えなかった酸化ガリウム（Ga₂O₃）を材料とするパワーデバイスに挑戦し、その優れた可能性を引き出そうとしている研究者がいる。

国立研究開発法人情報通信研究機構（NICT）未来 ICT 研究所 グリーン ICT デバイス先端開発センターの統括兼センター長 東脇 正高氏である。

2014 年から内閣府の SIP（戦略的イノベーション創造プログラム）「次世代パワーエレクトロニクス研究開発計画」が実施されている [1]。この計画は、SiC と GaN パワーデバイスの基盤技術開発に力を結集して省エネルギー化と我が国の産業力強化を狙うものであるが、その計画の 1 項目に、さらに将来を狙うデバイスとして Ga₂O₃ パワーデバイスが採りあげられ、東脇 正高氏を研究責任者とするプロジェクト「酸化ガリウムパワーデバイス基盤技術の研究開発」が発足した。その優れた材料特性から Ga₂O₃ デバイスは SiC や GaN のデバイスを大幅に上回る耐圧特性を持つ可能性がある。その秘めた能力と可能性を探るべく、東脇 正高氏を、東京郊外の武蔵野台地にある NICT の本部に訪ね、他者に先行して推進している Ga₂O₃ パワーデバイスの研究内容を伺った。

(注 1) ワイドバンドギャップ半導体材料：材料中の電子のエネルギー準位で電子の詰まっている価電子帯と電子が自由に動ける伝導帯の間の電子の存在できない禁制帯（バンドギャップ）が広い材料。



NICT 未来 ICT 研究所 グリーン ICT デバイス先端開発センター
 東脇 正高 統括兼センター長



1. パワーデバイスの市場とその高性能化への期待

パワーデバイスは電圧の高い送電や電車等のシステム、車、サーバー、家電製品、工場内生産設備等における電力変換、電力制御など、高電圧から低電圧までの広い用途に使われる半導体素子である。パワーデバイスが大きく取り上げられる理由の一つは CO₂ の排出量削減に代表される、地球環境、エネルギー問題への貢献である。

図 1 は、大気中の CO₂ 濃度の変遷と化石燃料からの CO₂ 排出量の変遷を示すもので、化石燃料の使用量が CO₂ の増加に繋がっていることが分かる。この図では、2000 年以前と以降で横軸のスケールが一桁異なっており、図では一見増加傾向が鈍って見えるが、2000 年以降も実際は急増している。特に石炭による増加が顕著である。

この化石燃料の使用分野については、約半分は発電に使用され、残りの 3 分の 1 程度は直接燃料として使う自動車などの交通関係である。自動車はハイブリッドカーや電気自動車など化石燃料使用量削減の努力がされてい

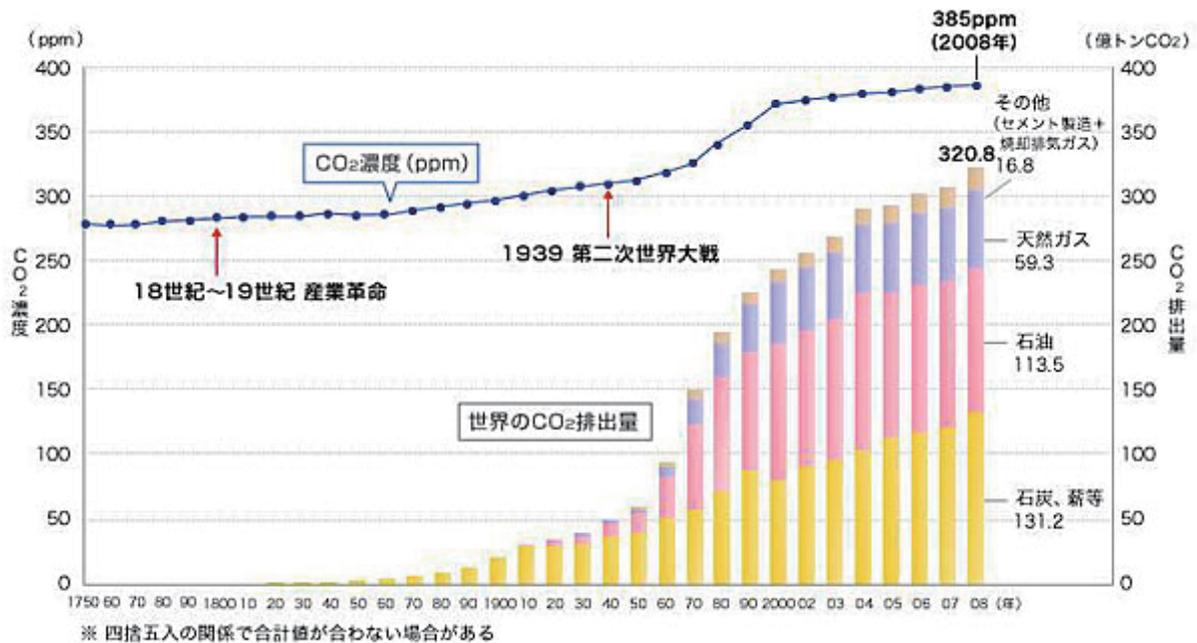


図1 化石燃料からのCO₂排出量と大気中のCO₂濃度の変遷 (出典：北陸電力ホームページ)

るが、更に大きな割合を占める電力使用量の節減が極めて重要である。電力の利用においては電力変換が必須であり、そのため、これに用いるパワーデバイスの損失低減は電力の損失削減に直接的に貢献し、極めて大きな化石燃料使用量削減効果をもたらす。これがパワーデバイスの開発に関心が高まる理由の一つである。

もう一つの視点は産業的な重要性である。図2は、パワー半導体の世界市場規模の推移と予測の一例である。今後、急速に市場が伸びて、2020年には3兆円/年に達すると予測されている。この報告では、2020年以降も成長を続けるが伸び率はやや下がるとしている。現在半導体産業の中では、一番の成長分野である。市場拡大のドライビングフォースはハイブリッドカーや電気自動車に用いられるインバータ用とのことである。なお、日本の半導体メーカーはこのところビジネスで苦戦が続いているが、パワーデバイスでは優位を保っている。成長産業であり、かつ日本が強みを持つ分野と云える。

このように、地球環境と産業の両面からパワーデバイスは注目され、研究開発が促進されている。ところで、図2を見ると、緑色の部分が示すように現在はずでに技術が成熟しているSiでパワーデバイスのほとんどが製造されている。Siの場合、高耐圧や大電流のユーザーニーズに対して、デバイス構造や、使い方の工夫などで対応しているが、それも限界に近づきつつあり、材料から見直そうという動きでワイドバンドギャップ半導体のSiCやGaNの研究開発が活発になってきている。バンドギャップが大きいことで、高耐圧や高温動作が可能となり、また低損失や装置の小型化が可能となるなどの特徴もあり、より高度なユーザーニーズや適用分野の拡大が考えられ

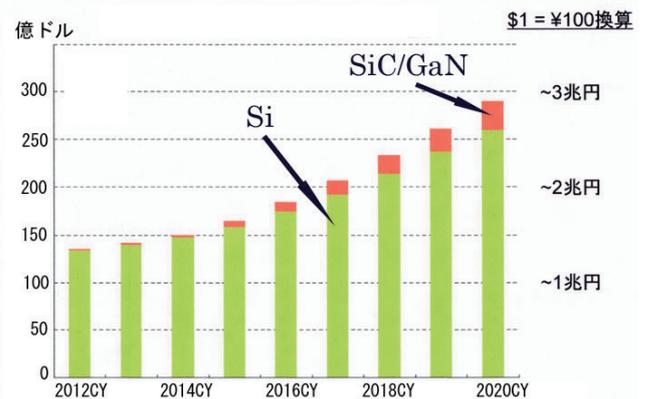


図2 パワー半導体の世界市場規模の推移と予測 (出典：矢野経済研究所)

る。しかし、現状はまだ研究開発段階であり、図2のオレンジ色の部分に示すように、SiCでは一部実用化の例もあるが、本格的な市場拡大のためには、高性能化、産業化に向けた基盤技術の強化が必要であり、先に述べた内閣府のSIPプログラムは、そのために発足したものである。

SIPプログラムは、次の4つの研究開発項目から成り立っている。

- 研究開発項目 I：SiCに関する拠点型共通基盤技術開発 (高耐圧化, 小型化, 低損失化, 信頼性向上)
- 研究開発項目 II：GaNに関する拠点型共通基盤技術開発 (ウェハおよびデバイスの高品質化)
- 研究開発項目 III：次世代パワーモジュールの応用に関する基盤研究開発 (回路, 使いこなし技術)
- 研究開発項目 IV：将来のパワーエレクトロニクスを支える基盤研究開発 (新材料, 新構造等)

項目 I, II, III は多数の参加機関により 2018 年度末までにプロトタイプでの実証を達成するのに対し、項目 IV は 10 ~ 15 年後の実用化を目指す。この項目 IV に研究課題「酸化ガリウムパワーデバイス基盤技術の研究開発」が組み込まれている。この課題の研究責任者は東脇正高氏で、参画機関は NICT, (株) タムラ製作所, 東京農工大学, 新日本無線 (株), (株) シルバコ・ジャパン) である。



2. NICT における Ga₂O₃ パワーデバイスの研究開始の経緯

東脇氏は、2007 年 9 月から 2010 年 3 月の間、米カリフォルニア大学サンタバーバラ校 (University of California at Santa Barbara, UCSB) に転籍・出向していた。その間、研究の合間に日本へ帰ってからの次の仕事を考え、Ga₂O₃ によるパワーデバイスの研究を行うことを発想した。

東脇氏は、2000 年に NICT (当時は郵政省通信総合研究所) に入所し、UCSB への出向前は、ミリ波帯 GaN HEMT (High Electron Mobility Transistor) の研究を行っていた。UCSB でも関連した研究を行ったが、その頃、すでに GaN HEMT については米国や日本で大きいプロジェクトが始まり、企業も入ってきているので、NICT における研究は役割を果たしたと考えていた。そこで、日本へ帰ってからの研究テーマを模索し、Ga₂O₃ パワーデバイスという新たな技術領域の開拓を着想した。

その頃、日本では (株) タムラ製作所が LED の基板用に Ga₂O₃ の 2 インチ結晶基板の製造技術を確認し、LED 以外の応用分野を探していた。この情報に恵まれて、東脇氏は NICT に戻った 2010 年から (株) タムラ製作所との共同研究で、Ga₂O₃ パワーデバイスの研究開発を開始した。



3. パワーデバイス用としての Ga₂O₃ 結晶の特性評価

これまで Ga₂O₃ 結晶についての研究報告はなされているが、パワーデバイスへの適用の試みの発表はなされていなかった。デバイス応用や試作等の研究開発例として

は透明導電膜、GaN LED 用基板、深紫外線センサー、TFT (薄膜トランジスタ) などだけであった。

Ga₂O₃ の特徴は、まず酸化物のワイドギャップ半導体である。結晶は多形で、 α , β , γ , δ , ϵ の 5 つがあるが、材料的に最も安定なのは単斜晶系の β 相である。エネルギーギャップは、 α -Ga₂O₃ が 5.3eV, β -Ga₂O₃ が 4.7 ~ 4.9eV だが、東脇氏は安定な β に特化して研究を行っている。以下の説明は β -Ga₂O₃ に関するものである。

図 3 は β -Ga₂O₃ の結晶構造の模式図で、単斜晶系ベータガリア (β -gallia) という結晶構造をとっている。不純物ドーピングによる伝導性制御に関しては、n 型半導体では、Sn, Si などのドナー不純物を用いてキャリア濃度 $n=10^{15} \sim 10^{19} \text{cm}^{-3}$ の範囲で制御できることが確認されている [2] [3][4]。半絶縁性基板を得るには、Fe や Mg をドーピングして $10^{12} \Omega \text{cm}$ の抵抗率にでき、ドナー不純物をドーピングすれば抵抗率は $10^3 \Omega \text{cm}$ にできることから、抵抗率の制御範囲は広い。このような情報から電子を使うユニポーラのデバイスであれば Ga₂O₃ を使うことは可能で、高耐圧、高出力、低損失のパワーデバイスを実現できることが予想される。ここで、他の主要な半導体材料と Ga₂O₃ の物性値の比較を表 1 に示す。

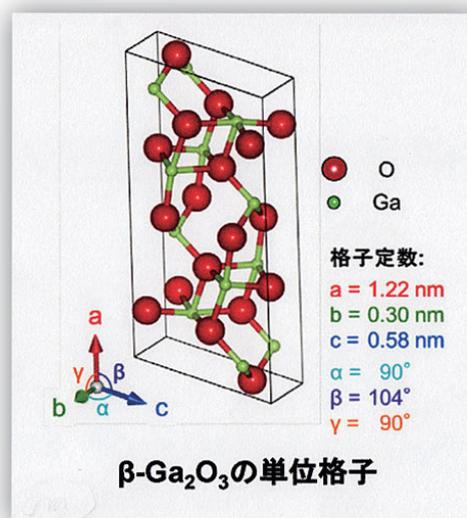


図 3 β -Ga₂O₃ の結晶構造 (単位格子) (提供: 東脇氏)

表 1 主な半導体材料と Ga₂O₃ の物性値比較 (提供: 東脇氏)

	Si	GaAs	4H-SiC	GaN	Diamond	β -Ga ₂ O ₃
バンドギャップ (eV)	1.1	1.4	3.3	3.4	5.5	4.8-4.9
移動度 (cm ² /Vs)	1,400	8,000	1,000	1,200	2,000	300 (推定)
絶縁破壊電界 (MV/cm)	0.3	0.4	2.5	3.3	10	8 (推定)
比誘電率	11.8	12.9	9.7	9.0	5.5	10
バリガ性能指数 ($\epsilon \mu E_c^3$)	1	15	340	870	24,664	3,444
熱伝導率 (W/cm·K)	1.5	0.55	2.7	2.1	10	0.23 [010]

Ga₂O₃の電子移動度は、図4の実験値からの推定である。MBE (Molecular Beam Epitaxy：分子線エピタキシー法)により作成した薄膜とFZ (Floating Zone)法で製造したバルク結晶についてホール効果測定で求めたもので、測定条件よりもう少し低い電子濃度で使用することを想定して300cm²/Vsとした。また、絶縁破壊電界は表にある各材料からバンドギャップと絶縁破壊電界の相関関係を抽出し、その内挿から推定した。この値はまだ実測していないが、他所のデータでは6MV/cm強というニュースもある[5]。バンドギャップがSiCやGaNに比べて約1.5eV大きい程度で、絶縁破壊電界が3倍以上になっており注目される。

Ga₂O₃の弱点は電子移動度が相対的に低いことである。しかし、「この点はパワーデバイス性能への影響は少ないと考えている。パワーデバイス性能は、移動度よりも絶縁破壊電界に強く依存するためである。」と東脇氏は語る。このことは、材料のパワーデバイスへの適性を示す基本性能指標 (Siを1とする)であるバリガ指数 (Baliga's figure of merit) ($\epsilon\mu E_c^3$, ϵ :比誘電率, μ :移動度, E_c :絶縁破壊電界)の値ではSiCと比較して一桁、GaNと比較して数倍大きいことに示されている。

図5に、表の値から算出した各種半導体材料の理想オン抵抗と耐圧の関係を示す。この関係はバリガ指数の逆数と等価である。このグラフは右下に行くほどパワーデバイスが高性能であることを示している。この図から、例えば、同じ耐圧に設計した場合Ga₂O₃はSiCに比べてオン抵抗を1/10に減らすことができることが分かる。

以上は、Ga₂O₃の優れた点を挙げてきたが、Ga₂O₃には、次の二つの弱点がある。

- (1) 酸化物半導体であるため熱伝導率が悪く、使用上の工夫が要請される。
- (2) p型半導体が使えない。p型不純物をドーピングすることはでき、pn接合による素子分離はできるが、ホールの移動度が極端に低いこと、シャローアク

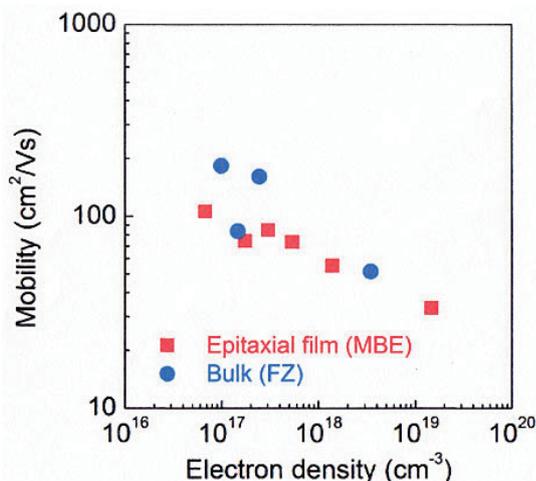


図4 電子濃度と移動度との関係 (提供：東脇氏)

セプターを得ることが困難であると予想されることから、キャリアとして使うことは見込みが薄い。従って、Ga₂O₃の用途はユニポーラーデバイスということになる。



4. 製造技術から見た Ga₂O₃ の特徴 [6]

4.1 結晶成長技術における Ga₂O₃ の優位性

Ga₂O₃の大きな特徴はバルク結晶成長に融液成長法が適用できることである。SiCやGaNでは大型バルク結晶成長が困難なことが実用化に当たっての障害となっている。SiCの場合は昇華法で成長させるので、欠陥の発生を防ぐのが難しい。また、GaNもHVPE (Hydride Vapor Phase Epitaxy)で成長させるが、低い成長速度、高温・高圧等の厳しい条件のなかでの成長となる。いずれにしてもコストと時間がかかる。

Ga₂O₃の結晶成長は、フローティングゾーン (FZ, Floating Zone)法、チョクラルスキ (CZ, Czochralski)法、EFG (Edge-defined Film-fed Growth)法が適用できる。前の2つはSiの結晶成長で一般的であり、EFGはサファイアの結晶成長に多く用いられている。現在製造できるサイズは、FZでは10×15mm程度、CZでは通常直径1インチくらいで、径を大きくすると、長くできない。なお、CZ法でのこれまで報告されている最大サイズは、直径2インチ、長さ1cmである。これは、CZ法で引上げる(100)面が劈開面であり、結晶が途中で切れ易いためである。そのため、最適な方位を選ぶことで、CZ法で更に大型バルクを引き上げることが可能になるかも知れない。一方、EFGは、当初、双晶ができやすいという問題があったが、今は解決し、4インチ、6インチも試作されており、2インチウエハーは(株)タムラ製作所から市販されている。

図6にEFG法の装置の原理を示す。Ga₂O₃のパウダー

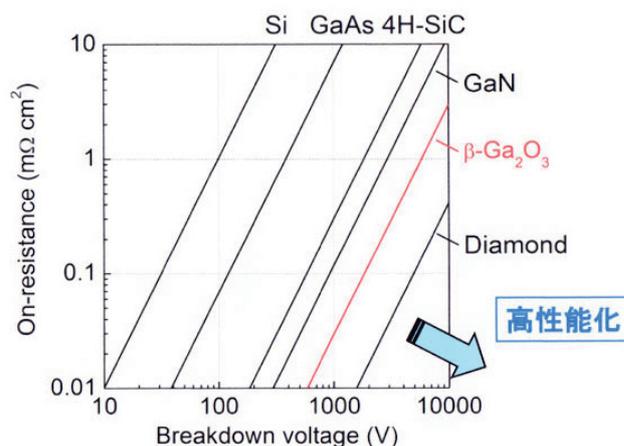


図5 各種半導体の理想オン抵抗と耐圧の関係 (提供：東脇氏)

を坩堝の中に入れ、コイルに高周波電流を流して融かして、そのなかにスリットを設けたダイを入れ、毛細管現象で上がってきたGa₂O₃融液に種となるGa₂O₃のバルク結晶を当て、これを引き上げると、種結晶と同じ結晶面を持ったGa₂O₃結晶板が成長する。出来た結晶は四角の板状であり、これをくり抜いて円盤状にし、さらにスライスしてウエハーにする。Ga₂O₃結晶はSiCやGaNの結晶のように硬すぎないので、加工がし易いという特徴も持っている。

このように、Ga₂O₃結晶はSiCやGaNの結晶に比べて、製造条件が簡単で、製造装置も安価で済み、製造に要するエネルギーも少なく、コストが大幅に低くなる。

4.2 Ga₂O₃結晶・基板の研究開発の経緯

共同研究のパートナーである(株)タムラ製作所は、

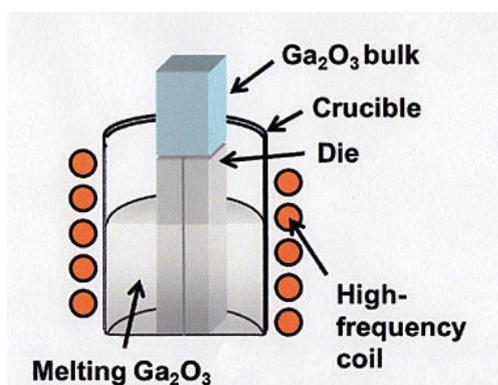


図6 EFG装置模式図 (提供: (株)タムラ製作所)

現在Ga₂O₃を販売している国内で唯一のメーカーである。図7にGa₂O₃結晶・基板の研究開発の経緯を示す。

はじめに早大と(株)光波がNEDOのプロジェクトでGa₂O₃結晶成長の研究開発を始め、FZ法で1インチ結晶を作るという目標を達成して2004年にプロジェクトを終えた。(株)光波はその後も結晶技術の開発を続け、2007年にEFG法で2インチウエハーを作った。2008年に(株)タムラ製作所が(株)光波を買収し、研究開発を引き継いだ。展示会などは(株)光波の名前で出している場合もある。(株)タムラ製作所が引き継いでからは、LED基板に重点を置き、基板の改良でLEDの効率が上がったという。2010年からNICTとの共同研究が始まった。(株)タムラ製作所はその後、双晶の問題を解決し、6インチバルクまでできるようになった。EFG法ではウエハーサイズの拡大は比較的簡単で、ニーズがあればさらに、大きくできるという。

4.3 結晶の品質評価

Ga₂O₃ウエハーは図8に示すように透明である。現在は結晶成長に用いる原料の粉末がSiを主成分とする不純物を含んでおり、ウエハー結晶中にも10¹⁷cm⁻³程度のSiを含むが透明性は保たれている。不純物ドーピング濃度を上げて光の吸収は大幅に増加しないため、導電性を高めても透明な基板として縦型のLED基板に使用されている。図9はウエハー表面をAFM(原子間力顕微鏡)で観察したもので、写真の下にある表面の高低とカラーの関係指標から、面の凹凸がnmオーダーの平坦な表面であることが分かる。これは、SiやGaAsのウエハーと同程度である。

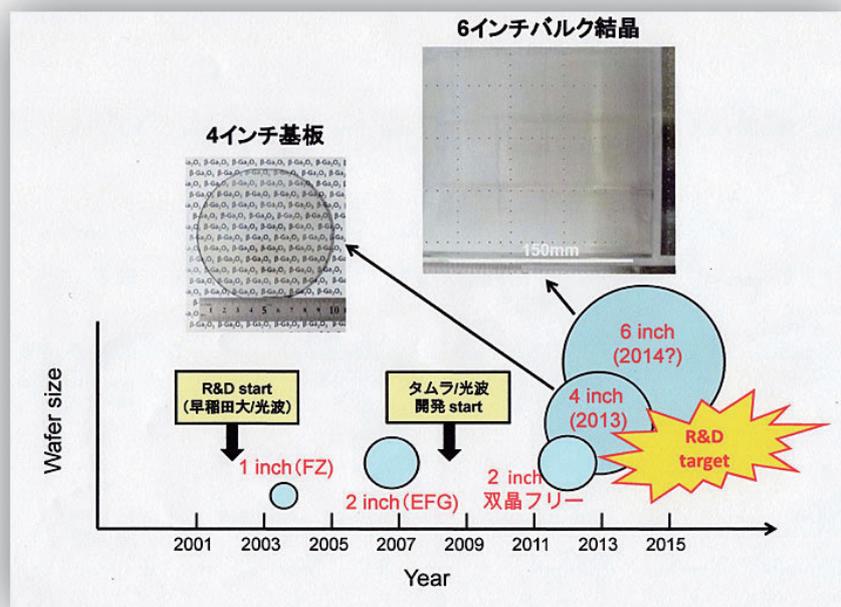


図7 Ga₂O₃結晶・基板の研究開発の経緯 (提供: (株)タムラ製作所)

図 10 には、X 線回折のロッキングカーブを示している。半値幅 17 秒はサファイヤ基板などと同程度で、高い結晶性を示している。図 11 は Ga₂O₃ ウエハーのエッチピットを評価したもので、ウエハー上の 5 か所についての加熱リン酸エッチング後の表面の写真である。エッチピットはウエハー中央部で 1 × 10³cm² 程度、周縁部では、1 × 10⁴cm² 程度であった。



5. Ga₂O₃ パワーデバイスへの挑戦

5.1 MESFET の試作 [6][7]

2010 年 Ga₂O₃ パワーデバイスの研究を始めたが、まだ世の中で先例がなかったため、まずは一番作り易い

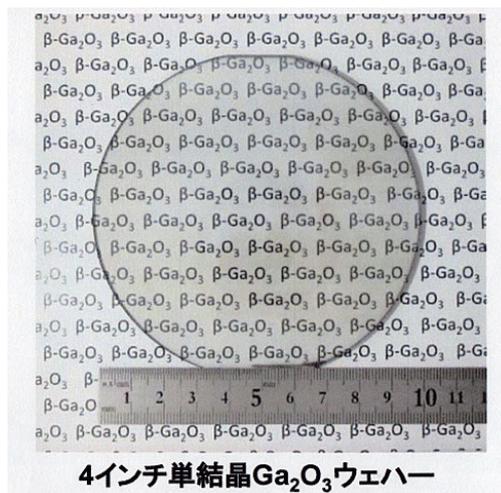


図 8 透明な Ga₂O₃ ウエハー (提供：(株) タムラ製作所)

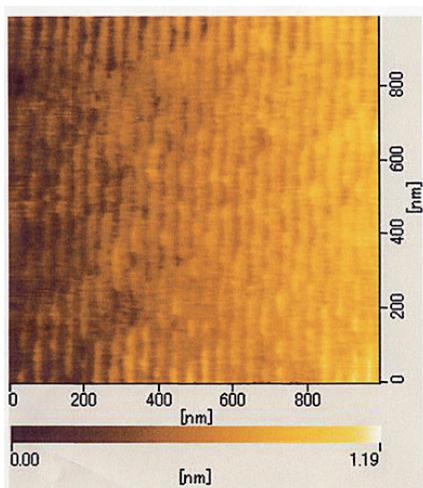


図 9 表面の AFM 像 (提供：(株) タムラ製作所)

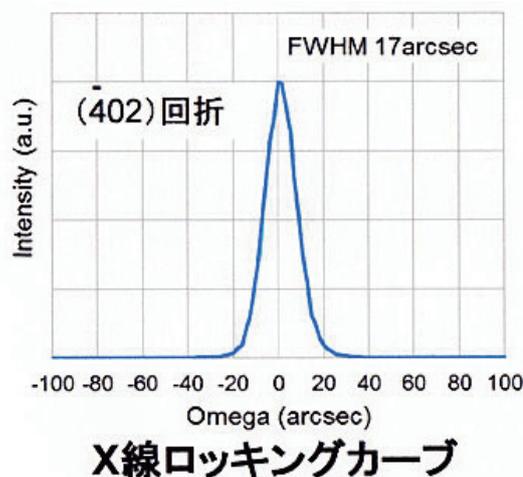


図 10 X 線ロッキングカーブ (提供：(株) タムラ製作所)

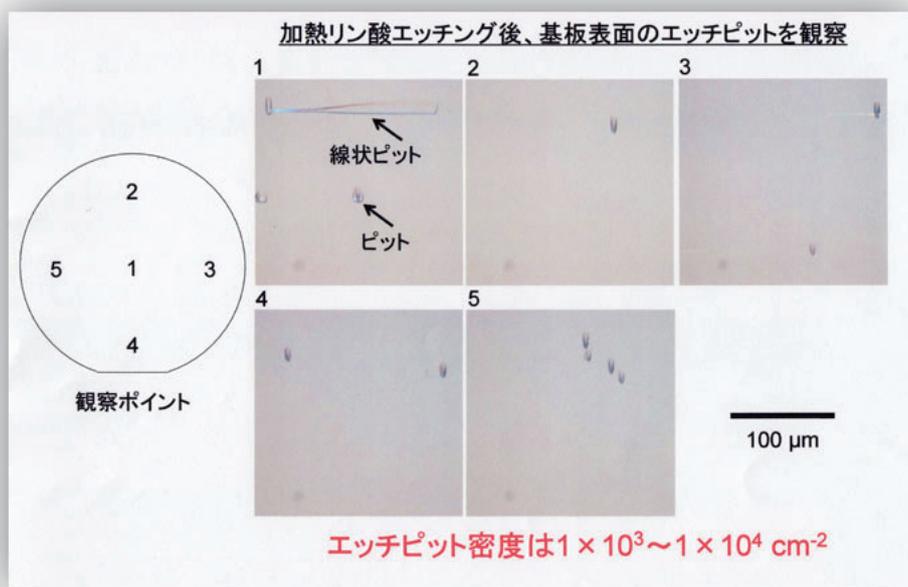


図 11 Ga₂O₃ 単結晶ウエハーの X 線回折評価 (提供：(株) タムラ製作所)

MESFET (Metal-Semiconductor Field-Effect-Transistor) を作り、世界で初めて Ga₂O₃ トランジスタ動作の確認を行った^(注2)。デプレッション型 (ノーマリーオン) トランジスタであり、図 12 にその DC 出力特性を示す。Ga₂O₃ 基板上に形成した Ga₂O₃ エピタキシャル層 [8] に単純な構造で作った最初の試作であるが、ゲート電圧による出力電流の制御ができ、257V という高いオフ耐圧が観測された。

(注 2) MESFET: MOS (metal-oxide-semiconductor) トランジスタがゲート電極-酸化絶縁膜-半導体の構成で、ゲート電極に加える電圧で半導体中のチャンネルを流れる電流を制御するのに対し、MESFET では、酸化絶縁膜なしで、ゲート電極の金属を直接半導体に接触させ、金属と半導体の接触面にできるショットキー接合を介してゲート電圧でチャンネル電流を制御する。この試作ではゲート電極金属は Pt/Ti/Au であり、半導体は Sn ドープの n 型 Ga₂O₃ エピタキシャル層である。なお、基板は Mg ドープの半絶縁性 Ga₂O₃(010) である。

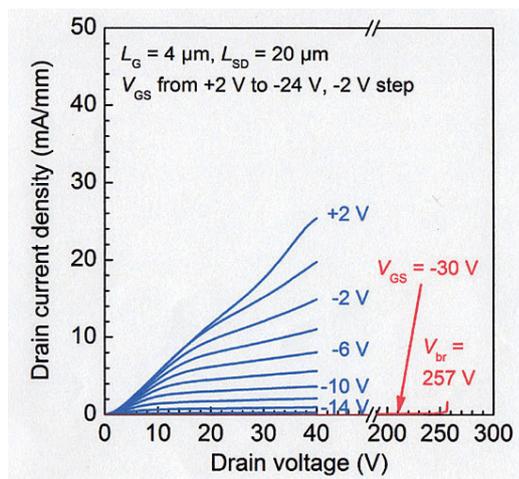


図 12 Ga₂O₃ MESFET の DC 出力特性 (出典: 参考資料 [6])

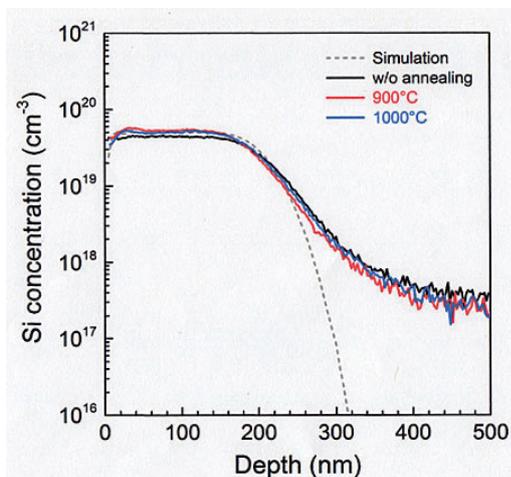


図 13 イオン注入 Si の深さ方向分布 (提供: 東脇氏)

ここで、明らかになった問題点は

- (1) ソースおよびドレインの Ti/Au 電極と Si ドープした n 形領域との接触抵抗が大きいこと。
- (2) スイッチとしてのオン/オフ比が 10⁴ であり、パワーデバイスに求められる 10⁶ には達していないことであった。

後者については、デバイスの表面を伝うリーク電流が若干あることに起因しており、この試作では省略されていた表面のパッシベーションを行うことで解決できる。ALD (Atomic Layer Deposition) 法により酸化アルミナを付ける方法である。前者の接触抵抗の低減については、種々試みたが、Si イオン注入を行うことでソースとドレイン電極直下における不純物濃度を高めることで対応することとした。次の目標は MOSFET の試作に挑戦することであり、そのためには、上記接触抵抗を解決してオーミックコンタクト形成技術を確認することと、MESFET にはなかったゲート絶縁膜形成技術が必要である。次にこの 2 つの技術の検討結果を説明する。

5.2 オーミックコンタクトの形成とゲート絶縁膜の検討

(1) オーミックコンタクトの形成 --- Si 高濃度イオン注入の検討 [9]

Si の高濃度イオン注入を行い、深さ方向の分布を SIMS (2 次イオン質量分析) で評価した。図 13 に示すように、シミュレーション結果と一致し、狙った通りの結果が得られた。なお、裾野におけるずれは、Ga₂O₃ 基板に含まれるバックグラウンド Si によるものである。また、アニール温度 1000°C 以下では不純物の熱拡散はほとんど起っていない。1000°C を超えてようやく熱拡散がはじまることも確認している。図 14 は Si の注入量を変えたサンプルにより、活性化アニール温度に対応する実効キャリア濃度を測定した結果を示している。800°C 位から活性化が始まって、900°C ~ 1000°C で飽和している。接触抵抗を下げる

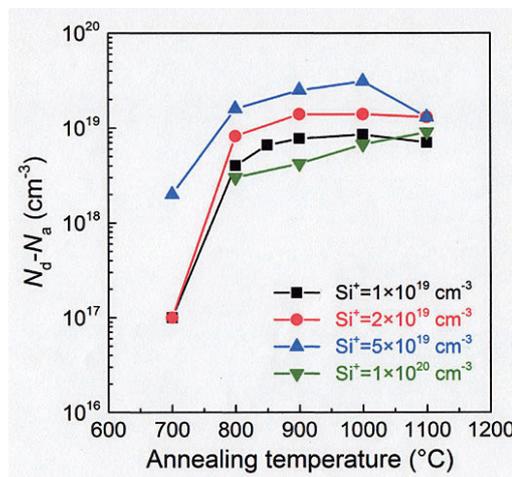
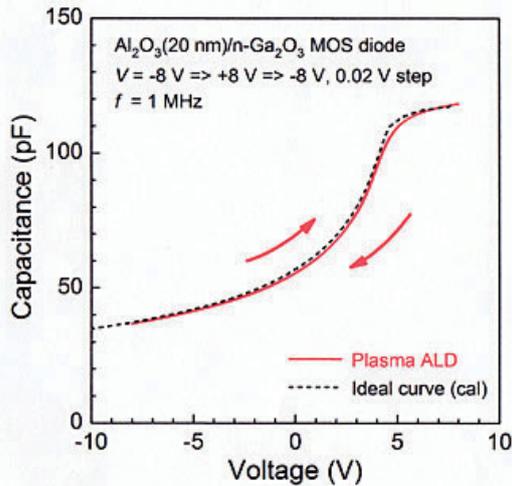


図 14 実行キャリア濃度のアニール温度依存性 (提供: 東脇氏)

プラズマALD



サーマルALD

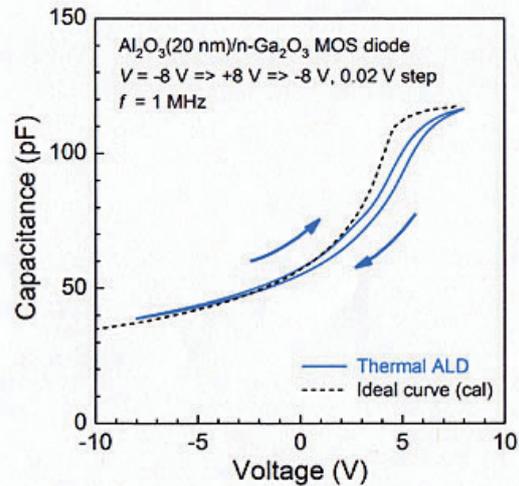


図 15 Au (金属) /Al₂O₃ (絶縁酸化膜) /Ga₂O₃ (半導体) の MOS 構造のキャパシター C-V 特性。
--- プラズマ ALD とサーマル ALD による絶縁膜の比較評価 (提供: 東脇氏)

目的には高濃度が望ましいので、 $5 \times 10^{19} \text{cm}^{-3}$ で 900°C ~ 1000°C のアニール温度を選択した。この場合の実効キャリア濃度は約 $3 \times 10^{19} \text{cm}^{-3}$ で、電気的活性化率 60 ~ 80% となっている。電気的活性化率については注入量を減らせば高まり、注入量 10^{17}cm^{-3} では 100% とのことである。ちなみに、注入濃度を 10^{20}cm^{-3} まで高めると結晶にダメージが生じ、高効率に活性化することができなくなる。このように、Ga₂O₃ はワイドギャップ半導体でありながら、SiC や GaN のような高温でなく、Si 並みの温度で活性化アニールできる特徴があることが分かった。

これら結果を踏まえて、Ti/Au 電極とのコンタクト抵抗の評価実験を行った。その結果、Si のイオン注入 ($5 \times 10^{19} \text{cm}^{-3}$) とアニール (925°C , 30 分, N₂ ガス雰囲気) だけでなく、更に Ti/Au 電極についてもアニール (470°C , 1 分, N₂ ガス雰囲気) することで完全なオーミックコンタクトが形成できることが分かった。コンタクト抵抗 $R_c=0.28\Omega\text{mm}$ 、コンタクト抵抗率 $\rho_c=8.1 \times 10^{-6}\Omega\text{cm}^2$ が得られた。この時の厚さ 150nm のイオン注入層のシート抵抗は $R_{sh}=96\Omega/\square$ であった。

(2) ゲート絶縁膜の実現

MOS デバイスを実現するのに必要なゲート絶縁膜としては、結晶構造の類似性から酸化アルミニウム (Al₂O₃) を選んだ。Al₂O₃ 膜の形成は ALD (Atomic Layer Deposition) が使われている。ALD には、酸化の手法の違いでプラズマ ALD、サーマル ALD、オゾン ALD がある。ここでは、初めの 2 つの方法をとりあげ、ゲート絶縁膜としての適性を検討した。

Al₂O₃ 膜の評価は、ゲート電極の金 Au と、MOS トランジスタのチャンネルに相当する n-Ga₂O₃ 領域 (Si 濃度 $3 \times 10^{18} \text{cm}^{-3}$) と、その間に 20nm の Al₂O₃ 薄膜 (ゲート絶縁膜に相当する) を挟む MOS 構造でキャパシター特性を測

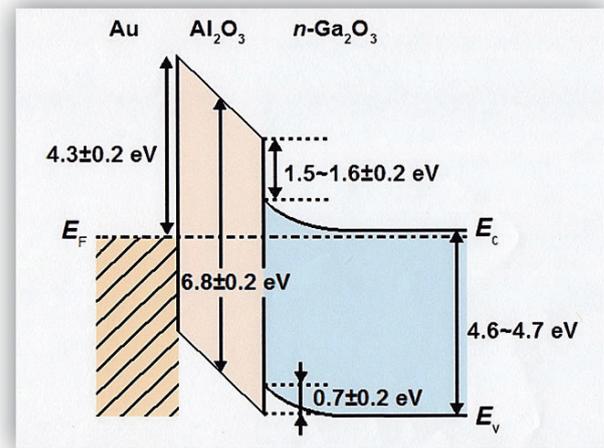


図 16 Au/Al₂O₃/n-Ga₂O₃ ヘテロ構造のバンドダイアグラム (提供: 東脇氏)

定することにより行った。

図 15 はプラズマ ALD とサーマル ALD による絶縁膜の電圧を変化させた時のキャパシタンスの変化を測定している。プラズマ ALD の場合は、測定値が計算で求めた理想値とほぼ一致しているのに対し、サーマル ALD の場合は理想値よりも傾斜がゆるやかで、電圧の上げ下げでヒステリシス曲線を描いている。後者は Al₂O₃ の界面に電荷をトラップする界面準位が出来ていると考えられる。前者にはそのような問題はなく、膜の性質としても、より緻密で、カーボン等の不純物の取り込み量も小さいとされているのでこちらを採用した。

図 16 は各種評価データを基に作成した Au/Al₂O₃/n-Ga₂O₃ の MOS 構造のバンドダイアグラムである。Al₂O₃ のバンドギャップは 6.8eV と大きくゲート絶縁膜としての機能を果たし、デプレッション形の MOSFET としての

機能を果たすことを示している [10]。ただ、弱点として、 Ga_2O_3 と Al_2O_3 の界面におけるバンドギャップの上縁の電位差に相当するオフセット電圧が 1.5 ~ 1.6V であり、高温、大電流動作を考えた場合十分ではないことが挙げられる。改善策として、よりバンドギャップの大きいシリコン酸化膜 (SiO_2) を検討しつつあると東脇氏は語った。

5.3 MOSFET の試作 [11]

上記検討結果を踏まえて、 Ga_2O_3 MOSFET の試作に挑戦した。図 17 の断面構造の模式図に示す。デバイスプロセスは次のステップで行った。

- (1) 鉄 (Fe) をドーピングした半絶縁性の Ga_2O_3 基板の上に、錫 (Sn) をドーピングした厚さ 300nm のチャンネル層の Ga_2O_3 を MBE で形成した。なおこの MBE 層をノンドープとし、Si のイオン注入 (10^{17}cm^{-3}) によりチャンネル層を形成してもよい。電子の移動度はイオン注入でも MBE の場合と同様であることは実験で確認している。
- (2) ソースとドレインのオーミックコンタクトのための高濃度の Si イオン注入を行って活性化アニールを行い、

- (3) ソース、ドレイン電極 (Ti 20nm の上に Au 280nm) にもアニール (470°C, 1 分, N_2 ガス雰囲気) を行い、
- (4) ゲート絶縁膜としてプラズマ ALD で Al_2O_3 (厚さ 20nm) を形成し、
- (5) ゲート電極として、Ti (3nm) /Pt (12nm) /Au (280nm) を堆積する。

図 17 の写真は表面パターンを示している。まだ、素子間分離技術が出来ていなかったため、円形のゲートでドレインを囲んだ形状のパターンを採用した。ゲート長 $2\mu\text{m}$ もしくは $4\mu\text{m}$ 、ソース～ドレイン間隔 $20\mu\text{m}$ 、ゲート幅 $500\mu\text{m}$ である。なお、素子間分離の形成に関しては、チャンネル層をイオン注入で形成する場合は、ノンドープ Ga_2O_3 膜の絶縁性が高いため、比較的容易に実現可能とのことである。

図 18 に試作 Ga_2O_3 MOSFET の出力特性を示す。コンタクト抵抗が改善されたので、図 12 の MESFET の場合と比較して、電流の立ち上がりも飽和電流も劇的に改善された。オフ状態の耐圧は、初めに試作した MESFET でも GaN などに比較して大きかったが、さらに改善されて (図では 370V)、現状は 400V を超えていると云う。図 19 は入力 / 出力のトランスファー特性の温度変化を測定

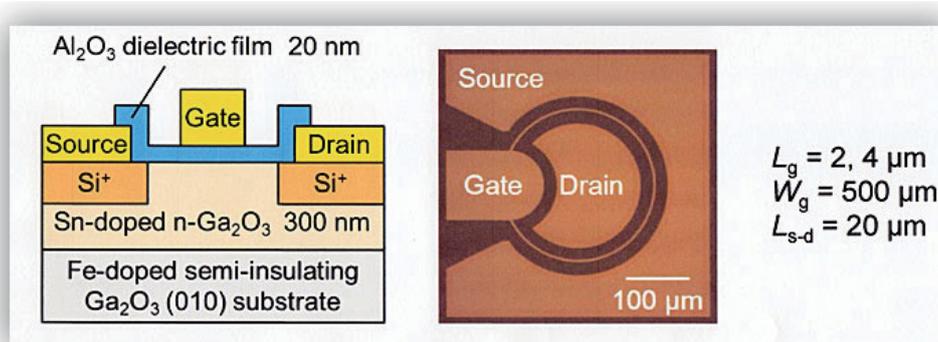


図 17 試作 MOSFET の断面構造と表面パターン写真 (提供: 東脇氏)

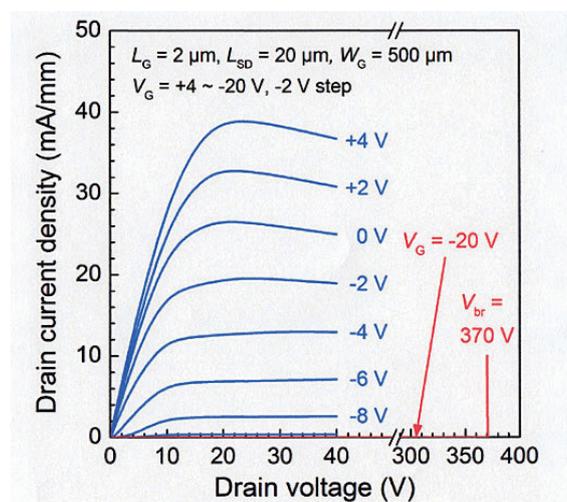


図 18 試作 Ga_2O_3 MOSFET の出力特性 (提供: 東脇氏)

したもので、この範囲で正常に動作していることが分かる。オフ時の室温でのリーク電流は、測定器の限界に相当する 10pA 以下になっている。図 20 に示すようにオン/オフ比も通常のパワーデバイスに要求される 10^6 を大きく超えている。250°C におけるオン/オフ比値 10^4 も SiC や GaN の 10^3 程度を上回っている。



6. Ga₂O₃ パワーデバイス研究結果の総括

これまでの Ga₂O₃ パワーデバイス研究開発について、東脇氏は次のように総括された。

これまで一人でボトムアップに研究を進めてきたが、Ga₂O₃ MOSFET の動作確認により実用化に向けた大きな一歩を踏むことができた。2013 年に Ga₂O₃ MOSFET の見通しが明らかになり（8 月にプレスリリース）、同年 12 月に NICT 内に「グリーン ICT デバイス先端開発センター」が設立され、研究が組織化された。これまでの萌芽研究の段階は終わり、基盤技術開発の段階に入っている。

萌芽研究を通して、Ga₂O₃ パワーデバイスに関して理解したことは以下のように纏められる。

- (1) 材料特性から判断して、パワーデバイスとして高いデバイス特性への期待が高まった。
- (2) 高品質単結晶基板が簡便・安価に作製可能という特徴がある。また、酸化物半導体故の扱いや加工の容易性があることが実感された。
- (3) Ga₂O₃ パワーデバイスは世界に先例のない分野で、東脇氏を中心とするグループが独自に技術開発を進めた日本のオリジナル技術である。今後他国も研究を始め追従してくることは考えられる。米国では昨年、Ga₂O₃ 結晶融液成長の競争的資金の研究課題の公募が行われている。
- (4) Ga₂O₃ パワーデバイスは高温、高耐圧まで広い温

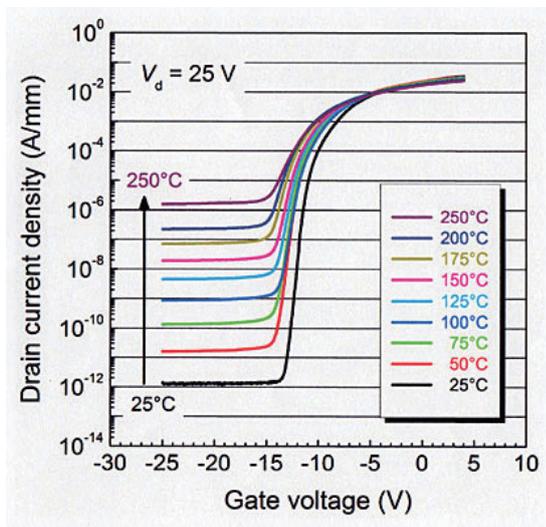


図 19 トランスファー特性の温度による変化（提供：東脇氏）

度、電圧範囲に対応して低コスト、高効率、高信頼性が期待されることから、図 21 に示すような広い応用分野が考えられる。スイッチング（電力変換）デバイスでは、SiC、GaN を含む従来材料より更に広い耐圧範囲に対応できる。高周波プラズマ電源では、Ga₂O₃ パワーデバイスにより 2.4GHz 固体素子プラズマ電源を実現できれば、現在の雑音発生の多いマグネトロンを置き換えることで効用が大きい。耐環境デバイスでは、宇宙や原発などの耐放射線ニーズや、地下資源探索での耐熱性ニーズなどの新しい応用分野が出てくる可能性がある。高温動作デバイスとして、太陽発電パワーコンディショナーや電気自動車のインバータ・制御回路なども挙げられている。



7. 今後の研究開発の課題について

実用を意識した基盤技術の研究開発の段階に入って開拓すべき課題について以下のテーマがある。

- (1) 5.2 節で説明した絶縁膜と Ga₂O₃ との界面のオフセット電圧の増大

高温・大電流の用途において、試作に用いた Al₂O₃ 膜では十分とは言えない。現在、よりバンドギャップの大きい SiO₂ 膜の適用を検討中である。

- (2) 縦型 Ga₂O₃ パワーデバイスの開発

試作した MOSFET はドレイン電流が水平方向に流れる一般的な横型である。しかし、大電流を流すパワー用途では電流通路の断面積を大きくするために縦型が必要となる。図 22 に縦型のダイオードと MOSFET の想定される構造を断面模式図で示す。簡単なダイオードについて

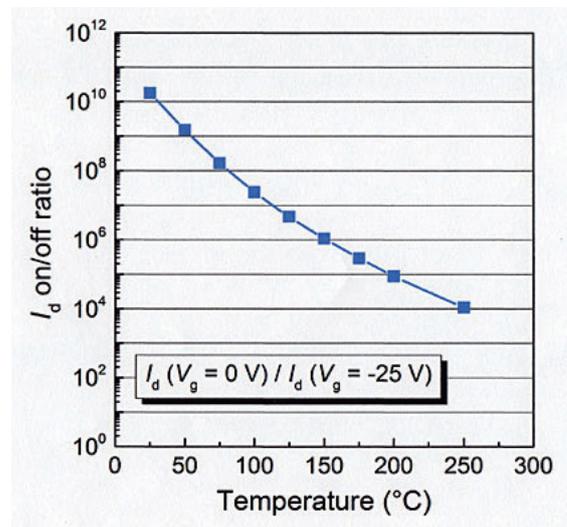


図 20 オン/オフ比の温度による変化（提供：東脇氏）

説明すれば、ダイオード電流はアノード電極からショットキー接合を介して $n\text{-Ga}_2\text{O}_3$ 領域に入り、カソード電極に流れる [12]. ここで $n\text{-Ga}_2\text{O}_3$ 層厚さと不純物濃度の設計は耐圧とオン抵抗、即ち損失との兼ね合いで決めることになる. 耐圧の目標を $1\text{kV} \sim 10\text{kV}$ として考えると、 $n\text{-Ga}_2\text{O}_3$ 層の厚さは凡そ数 $\mu\text{m} \sim 10\mu\text{m}$ と大きくなり、成長速度の遅い MBE 法での形成は実用的でない. そこで、HVPE (Halide Vapor Phase Epitaxy) 法を用いることとし、現在、東京農工大と HVPE による $n\text{-Ga}_2\text{O}_3$ のエピタキシャル層形成技術に関する共同研究を行っている [13].

ダイオードが実用化されれば、Si の IGBD (Insulated Gate Bipolar Transistor) と組み合わせで、パワーモジュールとしてインバータの効率向上や小型化に貢献できる. Ga_2O_3 の場合、SiC や GaN に比べて絶縁破壊電界が大きい

ので、同じ耐圧ならエピタキシャル層を薄くしたり、不純物濃度を高めたりしてオン抵抗を下げ損失を減らすことができる.

MOSFET の場合は、ドレイン電極からソース電極に向かって流れる電流をゲートで制御することになる. エピタキシャル層形成に関してはダイオードの場合と同様である.

(3) エンハンスメント型 Ga_2O_3 MOSFET の開発

試作した MOSFET はノーマリーオン、即ちゲート電圧をオフにするとドレイン電流が流れてしまうデプレッション型であった. 汎用のデバイスとしては、ゲート電圧が切れた時、ドレイン電流も切れるノーマリーオフとなるエンハンスメント型が望まれる. 図 23 はエンハンス

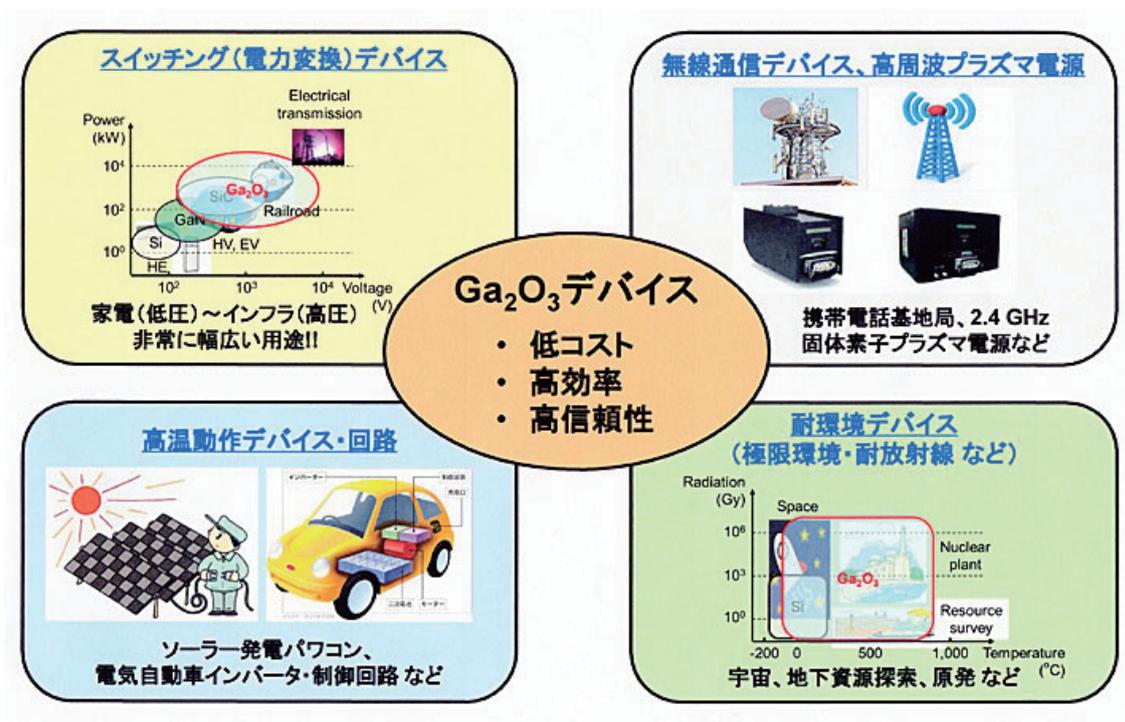


図 21 可能性を有する Ga_2O_3 パワーデバイスの応用領域 (提供: 東協氏)

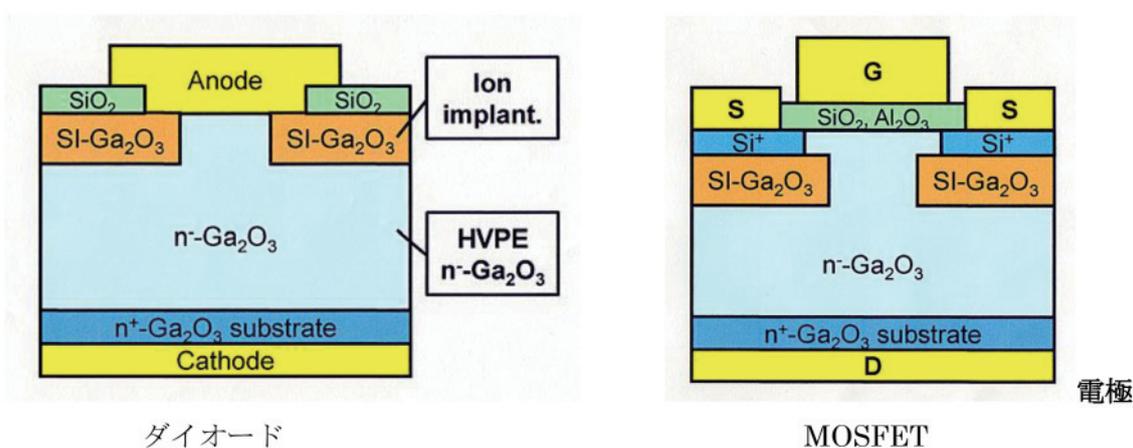


図 22 デプレッション型 Ga_2O_3 パワーデバイスの縦型化 (提供: 東協氏)

メント型（ノーマリーオフ）Ga₂O₃ MOSFET の想定される断面構造模式図である。

エンハンスメント型にするためにはいくつかの構造が考えられ、その一つとしてマグネシウム（Mg）不純物を含む p 型の Ga₂O₃ 領域を作り^(注3)、ゲート電圧を印加することで、電界によりゲート絶縁膜との界面付近の Ga₂O₃ にインバージョンチャネル（部分的に n 型半導体になる）を形成する方法が考えられる。

（注3）Mg は Ga₂O₃ のバンドギャップの価電子帯に近いエネルギー準位を作り、価電子帯から電子を取り込んで価電子帯にホールをつくり、Ga₂O₃ を p 型半導体とする。

図 23 の縦型 MOSFET では、さらに、限界を超える高電界で加速された電子が結晶格子に衝突することで発生するアバランシェ降伏現象時に、発生する電子とホール（正孔）のうちのホールを排出させる p 型の領域を設けている。Ga₂O₃ には高濃度の p 型不純物を注入することは困難であるので、p 型のアモルファス酸化半導体を用いることを考えている。アモルファス材料には自然に p 型になるものがある。SnO、NiO、CuO などである。酸化物はアモルファスと結晶との界面が綺麗なことが多いので、上手く行くことを期待したいと東脇氏は語った。

この縦型のエンハンスメント型 MOSFET の実現は、Ga₂O₃ パワーデバイス基盤技術研究開発の大きなマイルストーンの一つとこのことである。これは、内閣府の SIP プロジェクトで平成 30 年度末までに実現する最終目標の一つにもなっている。

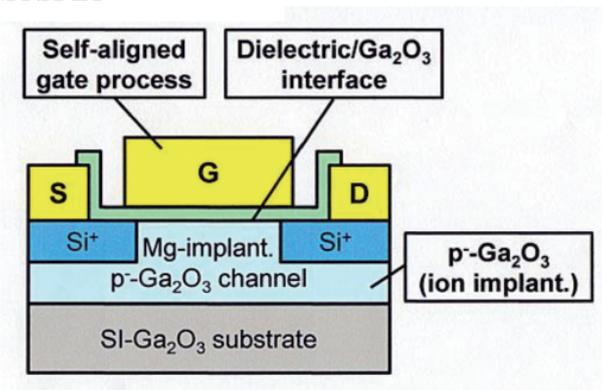
8. むすび

半導体パワーデバイスに対するニーズが高まり、新しい世代のパワーデバイスとして、SiC と GaN がその本命として世界中で研究開発を競ってきたなかで、誰もが振り向かない酸化半導体によるパワーデバイスが、一研究グループの手で突如として飛び出してきた。

Ga₂O₃ の結晶については、(株)タムラ製作所が高品質な基板技術を保持していたことも幸いしているが、だれも手掛けていないデバイスを開発するために、製造プロセスやそこに使う材料まで、全てを初めから検討しなければならなかった。にもかかわらず、大きなトラブルで研究が滞ることもなく、順調に進んだことから、パワーデバイス用として Ga₂O₃ は筋が良いと東脇氏は述べた。

Ga₂O₃ パワーデバイスは、高耐圧、高効率、高温動作の特徴の上に、低コスト、高信頼性などの長所も併せ持っている。その応用範囲の広がりが期待される。このように、

(a) 横型 MOSFET



(b) 縦型 MOSFET

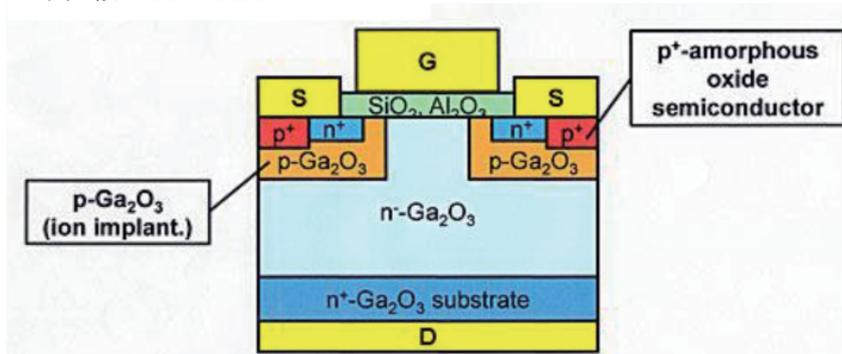


図 23 エンハンスメント型（ノーマリーオフ）Ga₂O₃ MOSFET （提供：東脇氏）

優れた素質を持った技術であることが分かれば、当然他国が追随して研究開発に力を入れることが考えられるが、我が国のオリジナル技術として国内産業発展に繋がることを期待したい。



参考文献

- [1] 内閣府政策統括官, "SIP (戦略的イノベーション創造プログラム)「次世代パワーエレクトロニクス研究開発計画」", 2014年11月13日, http://www8.cao.go.jp/cstp/gaiyo/sip/keikaku/2_pawaere.pdf
- [2] N. Ueda, H. Hosono, R. Waseda, and H. Kawazoe, "Synthesis and control of conductivity of ultraviolet transmitting β -Ga₂O₃ single crystals," *Applied Physics Letters*, vol.70, no.26, pp.3561-3563 (1997).
- [3] M. Orita, H. Ohta, M. Hirano, and H. Hosono, "Deep-ultraviolet transparent conductive β -Ga₂O₃ thin films," *Applied Physics Letters*, vol.77, no.25, pp.4166-4168(2000).
- [4] E. G. Villora, K. Shimamura, Y. Yoshikawa, T. Ujiie, and K. Aoki, "Electrical conductivity and carrier concentration control in β -Ga₂O₃ by Si doping," *Applied Physics Letters*, vol.92, pp.202120 (2008).
- [5] D.-W. Choi, K.-B. Chung, and J.-S. Park, "Low temperature Ga₂O₃ atomic layer deposition using gallium tri-isopropoxide and water," *Thin Solid Films*, vol.546, pp.31-34 (2013).
- [6] 東脇正高, 佐々木公平, 倉又朗人, 増井建和, 山腰茂伸, "酸化ガリウムパワーデバイスの研究開発", 第27回フジサンケイビジネスアイ 先端技術大賞 特別賞, 2013年7月, <http://www.fbi-award.jp/sentan/jusyou/2013/10.pdf>
- [7] M. Higashiwaki, K. Sasaki, A. Kuramata, T. Masui, and S. Yamakoshi, "Gallium oxide (Ga₂O₃) metal-semiconductor field-effect transistors on single-crystal β -Ga₂O₃ (010) substrates," *Appl. Phys. Lett.* vol. 100, pp. 013504 (2012).
- [8] K. Sasaki, A. Kuramata, T. Masui, E. G. Villora, K. Shimamura, and S. Yamakoshi, "Device-quality β -Ga₂O₃ epitaxial films fabricated by ozone molecular beam epitaxy", *Applied Physics Express*, vol.5, pp.035502 (2012)
- [9] K. Sasaki, M. Higashiwaki, A. Kuramata, T. Masui, and S. Yamakoshi, "Si-ion implantation doping in β -Ga₂O₃ and its application to fabrication of low-resistance ohmic contacts," *Appl. Phys. Exp.* vol. 6, pp. 086502 (2013).
- [10] T. Kamimura, K. Sasaki, M. H. Wong, D. Krishnamurthy, A. Kuramata, T. Masui, S. Yamakoshi, and M. Higashiwaki, "Band alignment and electrical properties of Al₂O₃/ β -Ga₂O₃ heterojunctions," *Appl. Phys. Lett.* vol. 104, pp. 192104 (2014).
- [11] M. Higashiwaki, K. Sasaki, T. Kamimura, M. H. Wong, D. Krishnamurthy, A. Kuramata, T. Masui, and S. Yamakoshi, "Depletion-mode Ga₂O₃ metal-oxide-semiconductor field-effect transistors on β -Ga₂O₃ (010) substrates and temperature dependence of their device characteristics," *Appl. Phys. Lett.* vol. 103, pp. 123511 (2013).
- [12] K. Sasaki, M. Higashiwaki, A. Kuramata, T. Masui, and S. Yamakoshi, "Ga₂O₃ Schottky barrier diodes fabricated by using single-crystal β -Ga₂O₃ (010) substrates," *IEEE Electron Device Lett.* vol. 34, no. 4, pp. 493-495 (2013).
- [13] H. Murakami, K. Nomura, K. Goto, K. Sasaki, K. Kawara, Q. T. Thieu, R. Togashi, Y. Kumagai, M. Higashiwaki, A. Kuramata, S. Yamakoshi, B. Monemar, and A. Koukitu, "Homoepitaxial growth of β -Ga₂O₃ layers by halide vapor phase epitaxy," *Appl. Phys. Exp.* vol. 8, pp. 015503 (2015).

(向井 久和)