

ナノテクノロジー，次世代のキー技術【超微細加工研究領域】

10nm 世代 LSI 実現の鍵を握る EUVL ～微細化の追求による限らない価値の創出～ 株式会社 EUVL 基盤開発センター 渡辺久恒社長に聞く



株式会社 EUVL 基盤開発センター 渡辺久恒社長

1943 年札幌生まれ。早稲田大学電気通信学科，同修士，名古屋大学応用物理学博士課程修了。日本電気（株）で半導体デバイス，量子構造基礎などの研究開発に従事。同社中央研究所長，執行役員，（株）日本電気特許技術情報センター代表取締役社長，（株）半導体先端テクノロジーズ（Selete）代表取締役社長 兼 半導体 MIRAI プロジェクトのプロジェクト第 3 期リーダーを経て現職。JST・CREST プロジェクト研究総括。

1. まえがき

集積回路の出現以来「半導体は産業の米」と呼ばれ，LSI（Large Scale Integration）産業の著しい発展は，これに基づく各種産業の発展，情報化社会の醸成をもたらした。人々の周囲の機器にも数多く搭載されて，ライフスタイルにも影響している。

こうした LSI の進歩は微細加工技術の進歩の歴史でもある。トランジスタの微細化に伴う，高速化，低消費電力化，そして著しい集積密度の向上が実現し，デバイス当たりの低価格化が達成される。超高集積 LSI は無限の機能を実現し，低価格化はその広い普及を促し，社会全体に大きな影響を及ぼすことになる。

ところで，微細加工の鍵は光リソグラフィーの精度であり，その弛まない進化が今日の LSI の進化をもたらしているといっても過言ではない。光リソグラフィーの精度は波長に依存し，波長を短くすることで微細化が進んできたが，これまで続いた露光システムの継続発展が技術的に限界に近付いて来ており，ブレークスルー技術として一桁波長の短い EUVL（Extreme Ultraviolet Lithography：極端紫外光リソグラフィー）に期待が高まっている。

そのまさに次世代の鍵と云うべき EUVL の実現を可能にするための EUVL 基盤技術開発プロジェクトが今年からスタートしており，今回これを推進するコンソーシ

アム企業，株式会社 EUVL 基盤開発センター（EIDEC：EUVL Infrastructure Development Center, Inc.）の社長渡辺久恒（わたなべ ひさつね）氏を訪問し，EUVL の意義，コンソーシアムの活動，今後の展望等を伺った。

2. EIDEC の誕生とその背景

2.1 半導体産業の発展と社会ニーズ

渡辺氏は「半導体は近年日本では関心が下火になっているが，大変重要な良い産業である」ということから話を始められた。携帯電話からスーパーコンピュータまで，日本のエレクトロニクスは広い範囲で豊富なメニューをもっているが，その全てが高性能と同時に低消費電力化を指向している。それを支えるのが半導体である。

そして「LSI 高度化のニーズは今後尽きることなく続く」と語る。一例をあげれば，IT 市場はイベントドリブンで成長し，オリンピックの年毎に活気を呈すると云われているが，2012 年のロンドン・オリンピックでは 3 次元テレビ放送が行われ，2016 年のオリンピックではインターネットテレビが普及するといわれている。こうしたデジタル家電技術は日本の強みで，すでに 4 倍速・3D 液晶テレビを開発しており，さらに進化が続く。半導体の活躍する場でもある。

近年の日本・世界を巡る大きな潮流として，地球の持

続可能性を脅かす課題の増大，国内での人口減少，高齢化急速な進展，そして地域社会・情報化社会およびグローバル化の爆発的進展がある．2007 年内閣府は世界のモデルとなる 2025 年の日本の姿を目指す「イノベーション 25」を発表し，上記国内外の課題を解決するイノベーション立国を提唱している．その目標実現のための戦略重点科学技術として超微細化・低消費電力化および設計・製造技術，先端高性能デバイス，通信・ネットワーク用デバイス，System-on-a Chip (SoC) 技術と組み込みソフトウェア，デバイスの性能限界を突破する先端的エレクトロニクスなどの半導体関連技術が挙げられている．

ところで，IT 産業における日本の分野別の国際競争力を素材からサービスまでの付加価値を横軸にグラフにすると Smile Curve を描くといわれている．物性・ノウハウ・精密加工などの素材とクールジャパン応用・ロボットなどのサービスの両端が強く，その中間に位置する IT ハードや IT システムが弱い．この領域は事業で中国や韓国に苦戦している．

これからの産業には科学知識が重要になることを説いた児玉文雄氏の論説（日本経済新聞 2007.5.21）に強く共感すると渡辺氏は語る．日本の各種産業の「科学依拠型モデルの当て嵌まり度合い指標」の 1975 年以降の経緯を調べると，化学が高い数値で伸び続けており，化学分野の日本の高い競争力を裏付けている．通信・電子機器も 1990 年代半ばまでは伸びてきたが，以降停滞しており上述の日本の苦戦と符合している．電子産業の競争力を高めるには，工学中心から科学の役割を高めて真似されない確かな基礎をもつことが必要である．科学的ブラックボックス化による強いコア・コンピタンスをもつことの必要性を渡辺氏は力説される．

2.2 半導体最先端の現状 --- まだまだ続く進化への期待

図 1 は LSI 集積度の増加のトレンドで，集積度が 2 年で 4 倍になるとインテルの創設の一人の Gordon Moore 氏が 1964 年に唱えた所謂ムーアの法則に沿っている．図の縦軸は Moore 氏に倣って底を 2 とする log で表し，10 進表示を赤で書き加えた．日本の実用製品も図に示すようにその最先端にあって高い技術力でそのアプリケーション分野の進化を支えている．現在トレンドカーブの中心は約 10 億トランジスタであるが，集積度向上のニーズはまだ二桁以上存在し，性能，機能の向上が期待されているとのことである．

一方，集積度向上に対応する微細加工技術のトレンドは図 2 に示す通りである．縦軸は MOS トランジスタのゲート長である．

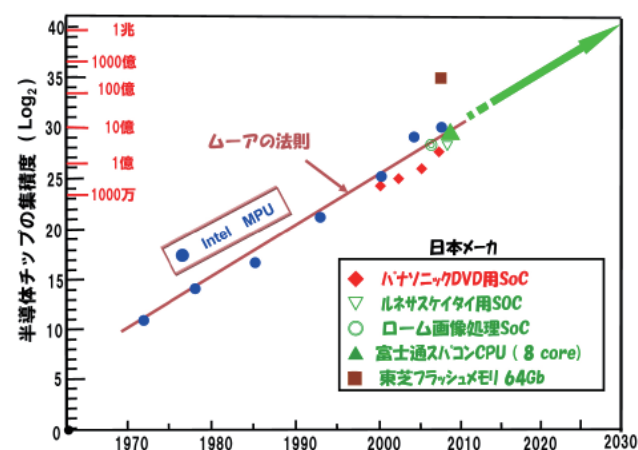


図 1 日本の最先端半導体における集積度（提供：EIDEC）

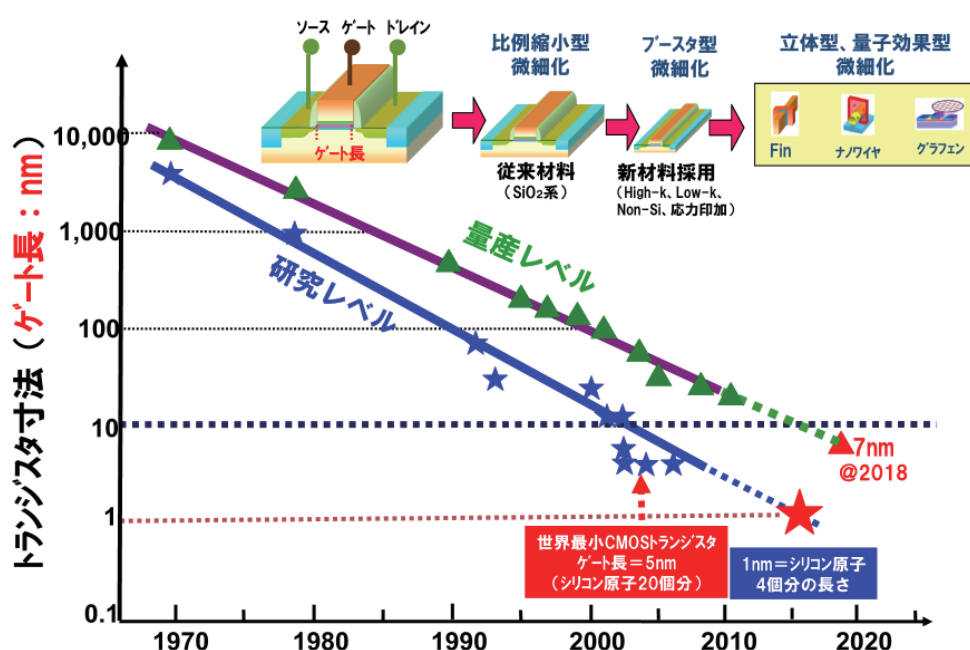


図 2 トランジスタ微細化の動向（提供：EIDEC）

ト長であり、縮小を続けて現在量産レベルのゲート長が20nm付近に達している。これで実現するトランジスタ構造は図2の中に模式図で示す比例縮小則に則った縮小化が長く続いたが、それが困難になると、ゲート絶縁のSiO₂膜から高誘電率膜への変更、配線絶縁膜のSiO₂膜から低誘電率膜への変更、またチャネル領域への歪Siの適用など新材料の採用により進化が続いた。しかしそれも限界に達し、2011年インテルは22nm世代プロセスでは従来のプレナー型トランジスタに別れを告げ3DのFin型MOSトランジスタに移行し、量産をスタートすることを発表している。インテルはこれによりムーアの法則が新しい段階に入ったとしている。なお、ついでながらFinトランジスタは日立で発明されたものである[1]。その他、研究としてはナノワイヤ、グラフェン等を用いる新構造の研究も盛んに行われ、微細化を目指している。このまま進むと2018年には7nmということになる。そこに向かうにはデバイスの問題と共に加工技術が課題となる。

高集積化に伴うもう一つの課題として低消費電力化がある。当初、バイポーラトランジスタからCMOSに移ることで低消費電力化が大きく進み、そのCMOSでも高集積化が進み特に高性能化のために繰返し動作速度を高めると配線容量充放電電流による電力が増大する。これに対して演算部高並列化により高性能化を図ることで消費電力を抑えることが行われ、更に配線絶縁膜の低誘電率化や、トランジスタの縮小に呼応して電源電圧を5V→3V→1.1Vと下げることで低消費電力化を実現してきた。今更なる低消費電力化を目指して電源電圧0.5Vの追求も行われている。

2.3 半導体産業の発展の方向と課題

2011年1月1日の日経産業新聞は2011年以降の半導体産業について次の予想を掲げている。

- ・次世代露光技術「EUV」で10nm台の超微細化半導体が可能に
- ・半導体を縦に積み上げて接続する3次元実装技術「TSV」が実用化
- ・システムLSIやメモリなど異なる種類の半導体が一体化する
- ・半導体素材のシリコンウエハの直径が450mmに拡大
- ・インテルやサムスン、台湾積体回路製造など一部大手に生産が集中
- ・半導体企業ファブレス化により生産受託会社との分業体制が進む
- ・半導体セットとソフトウェアを一括提供するプラットフォーム製品が主流に

ここでいみじくもEUVが一番に採り上げられている。

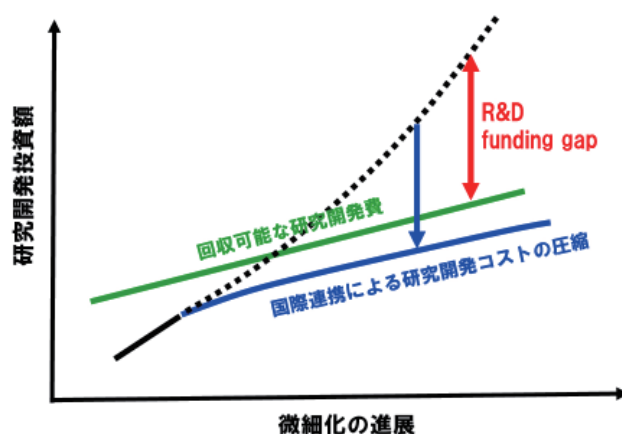


図3 微細化開発に伴い「R&D Funding gap」が顕在化 (提供：EIDEC)

ところで、前述の最先端技術の追求の研究開発や生産設備に要する費用は膨大になってきている。その結果が、日経新聞の予測にある「一部大手に生産が集中」や「生産受託会社との分業体制が進む」に現れている。ICインサイトの統計によれば、世界半導体企業の2010年研究開発費は第1位のインテルで65億ドルを越え、上位10社合計で約230億ドル（予想値）となっている。インテルの場合、R&D費の対売上比率は15%で、前年比伸び率16%である。一般企業にとって、また大手企業であっても微細化の進展に伴い増大する研究開発投資は一企業では回収不可能となる「R&D funding gap」が生ずる。図3はその様子を概念的に示している。これを克服する手段として研究開発の国際連携が求められている。

2.4 株式会社 EUVL 基盤開発センター (EIDEC) の誕生

国内では2006年度から2010年度にかけて最先端の半導体研究開発を民間企業連合のSeleteあすかプロジェクトと経済産業省/NEDOが推進するMIRAIプロジェクトが行ってきたが、その終了を機に、2010年からスタートしていたTIA (Tsukuba Innovation Arena) (注)をベースにして国際連携の世界的拠点としてEIDECが設立された(2011年1月26日)。目標は、10nm台の微細加工用のEUVLを実現することであり、MIRAIプロジェクトの成果を引き継ぐ形で、これに必要な基盤技術であるEUVのマスクブランク検査技術、EUVマスクパターン検査技術、EUVレジスト材料技術、EUVレジストアウトガス制御技術が研究テーマである。図4によりEIDECの概要が紹介された。

EIDECは図にあるように国内の株主企業11社、共同研究海外企業5社、共同研究国内企業2社、3共同研究機関からなるコンソーシアムである。技術的に高度なリソグラフィ基盤技術を一社で行える企業はなく、最先端の微細化による価値創出を追求する海外の半導体企業も



図4 研究開発受託事業会社 EIDEC の概要 (提供: EIDEC)

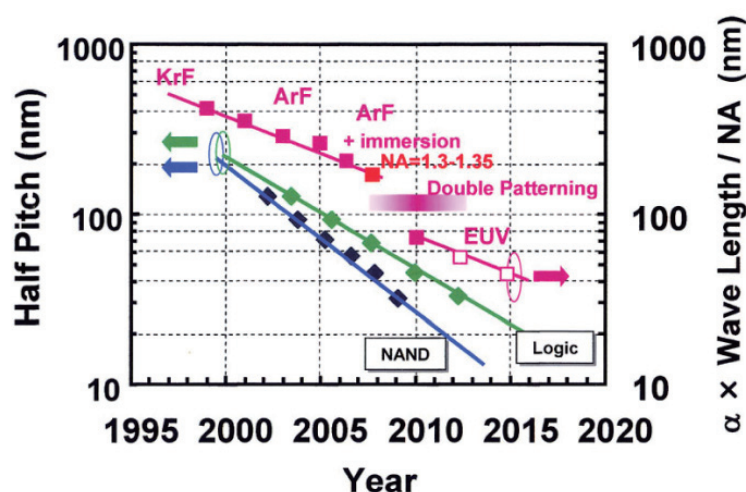
このリソグラフィーのユーザの立場で参加している。

(注) TIA (つくばイノベーションアリーナ): つくばに於いて産業技術総合研究所, 物質・材料研究機構, 筑波大学が中核となって形成する世界的なナノテク研究拠点。産学官に開かれた融合拠点として, ナノテクの産業化と人材育成を一体的に推進する。

3. EUVL 基盤技術の開拓

3.1 EUVL の狙い

ムーアの法則に従って進歩を続けてきた LSI の加工技術の微細化とリソグラフィー技術のトレンドを図5に示す。この図で微細化のトレンドはメモリおよびロジックの配



ナノ時代においても、微細化技術は半導体産業の重要な基幹技術であり、微細化の中核を担うリソグラフィ技術の重要性は不変である。

図5 微細化とリソグラフィー技術のトレンド (提供: EIDEC)

線のハーフピッチで示し、ピンクでそれを実現するリソグラフィー技術の進化を示している。露光装置の解像度は波長/NA（NA：開口数）に比例するので短波長化が進められ、1990年代末には波長248nmのKrFエキシマレーザーが用いられ、続いて波長193nmのArFエキシマレーザーが用いられた。短波長化が困難になると、液体を対物レンズとウェハの間に充填する液浸露光により屈折率増大でNAの向上が図られ、更にダブルパターニング法で配線密度を2倍にする技術が開発された。現在製品化されている最先端LSIに採用されている。

限りない微細化のニーズに応えるため、露光システムを変革するのがEUV露光である。現在使われている露光装置は透過型のレンズを用い、短波長化とともに光の吸収が急激に増大し、それに伴う諸問題の解決が容易でないこと、膨大な開発費を掛けても微細化の1世代しか適用できないことから、反射型レンズを用い波長を一桁短縮する13.5nmのEUVリソグラフィーの開発に焦点が当てられた。これにより10nm台の超微細加工が可能になり、LSIに要求される高性能、高機能、低電力、低価格の特徴を限りなく大きく進展させ、ニーズの広がりに対応することができる。

3.2 EUV露光システムの構成 [2]

図6にEUV露光システムの構成を示す[2]。光源から出力された波長13.5nmのEUV光をEUVマスク上に集束させ、反射したEUV光は図中の投影光学系の6枚の反射鏡で収差が除かれつつ、1/4に縮小投影される。露光面

積は従来の光露光と同じ26×33mmで、大きくても一辺15～20mmのLSIチップの露光には十分のサイズである。なお、この波長の光は空気中では減衰するのでこの光学系は真空中に形成することになる。

EUVLの課題の一つは光源である。160℃で溶融したSnの液滴の落下するところに強力なレーザー光を当てて $\text{Sn}^{+8} \sim \text{Sn}^{+9}$ に励起し、励起状態から緩和する過程で発光する13.5nmのEUV光を球面ミラーで集める。この際、光源の高出力化と集光ミラーの長寿命化が課題となる。

第2の課題はEUV露光の光学系である。反射鏡はSiとMoの7nm厚の膜を交互に40層重ねたものである。個々の膜は13.5nm光は透過するが各層の界面からの反射光が重なって69%の反射光が得られている。非球面の鏡面のセンターと周辺部では各層の厚さに微妙な変化を持たせることも行いつつある。しかも原子レベルの平坦性が要求されている。スパッタによる膜の形成は大型の検査装置で計測しながら行い、その厚さの制御はシャッターの開放時間で行っている。現在この多層膜を作っているのは国内のニコンとドイツのカルツァイスである。入射光の70%近くが反射するが、残りの約30%は吸収されて熱となる。光学系は真空中に形成されており、現在はまだ光の強度がそれほど高くないが、今後高める必要があり、真空中での冷却手段が課題となる。

3.3 EUVLの開発状況と今後の開発の展開

EUVLの研究開発は1990年代後半から米国で積極的に進められ、グローバルに広がっているが、そもそも最初

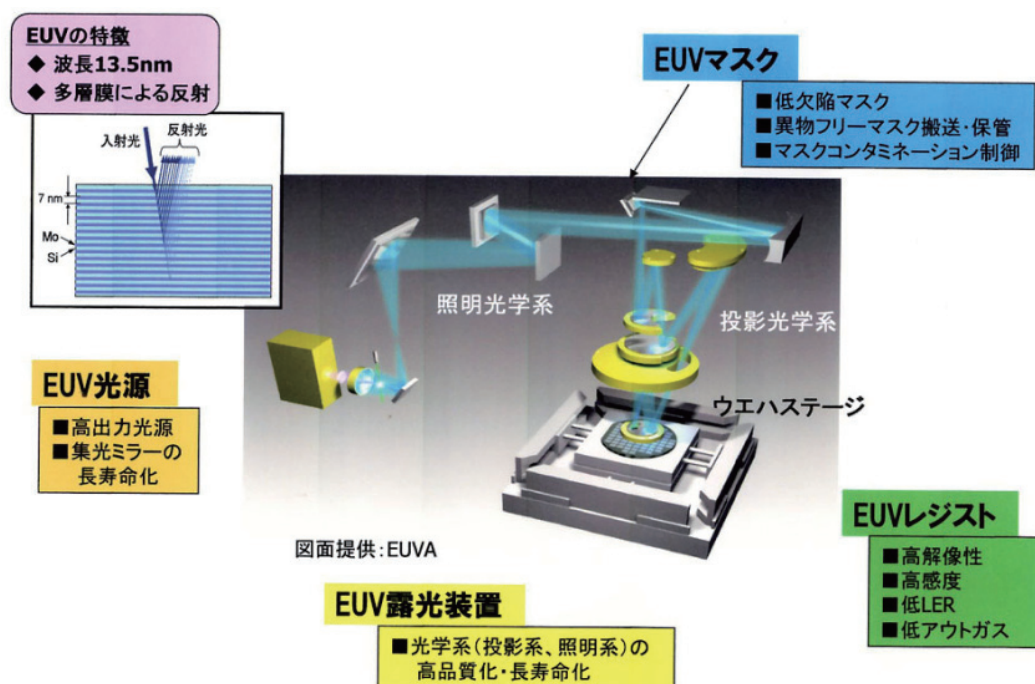


図6 EUV露光システムの構成とリソグラフィーの課題（提供：EIDEC，原図 EUVA）

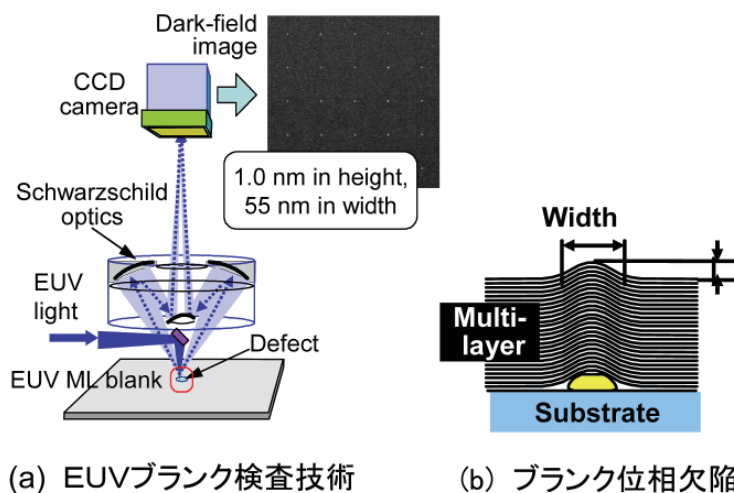


図9 EUV ブランク欠陥検査技術 (提供: EIDEC)

生じるので、その検査が必要となる。現状では欠陥の密度は数千個/cm²に達するが、これを数個/cm²にしたい。さらに、欠陥の場所と大きさがわかればその上に吸収体を載せて欠陥を見えなくすることができるので、nmの精度で位置と大きさを特定してほしいと云う要求がある。

この欠陥検査技術として図9に原理を示す装置が開発された。図(b)の断面を示すように、ブランク基板に異物があれば多層膜の形状に位相の不揃(凹凸)の欠陥ができる。図(a)に示す装置で入力したEUV光を鏡で90度曲げてブランク表面に垂直に当てた時、位相欠陥があれば左右に乱反射するので、上部のCCDカメラで検出することができる。実験では、高さ1.0nm、幅55nmの欠陥で装置機能を確認している。今後この実用化を目指してレーザーテック社が挑戦している。

第2のテーマはレジストである。波長13.5nmにおいて①露光エネルギー10mJ/cm²以下の感度、②LWR(Line Width Roughness)が2.5nm以下、③解像度が22nm以下、の達成が目標である。これまで100種類以上のResistを評価してきたが、個々にはこの条件を満たすことができたが、この3条件を同時に達成することができていない。世界的に圧倒的に強い日本のレジストメーカーとEIDECとで挑戦を続けている。

EUVマスクパターン検査装置については、電子線をスリットを通してマスクに当て、マスク面を帯状に走査してパターンを読み取り、欠陥を発見する方式で荏原製作所が挑戦する。

EUVレジストアウトガスの課題は、真空中でレジストにEUV光を当てた時にレジストから出てくるガスの出方、種類、抑制法、クリーニング法の検討である。ガスとして飛び出したものは装置内のいろいろなところに付着するが、特にレンズに付着した汚れが問題となる。外して洗うことはできないので、この問題を引き起こさないためのレジストアウトガスの合否基準を明確にし、レジスト材料開発並びに露光装置管理の指針を策定する。

3.5 EUV リソグラフィー開発の戦略と意義

「半導体の微細化のニーズは限りなく続く」との強い信念の下、渡辺氏はEUVLの技術開発に情熱を燃やして取り組んでいる。半世紀に亘る、微細化を支えてきたリソグラフィー技術の変革であるEUVL技術の実現は容易でない。

最先端のLSIを製造する企業は資金力のあるグローバルの限られた大手に集約される傾向にあり、産業の分業化が進みつつあるが、こうした大手もEUVLは単独では開発できない。「日本にはレジスト材料や光学系技術などの圧倒的に強い技術とこれまで国内プロジェクトで培ってきた技術蓄積があり、これらを結集することで微細化に向けた新しい道を拓き、限らないニーズに応えていく。」と渡辺氏は語る。日本でのEUVLの開発には海外からも多くの期待が持たれており、今回のコンソーシアムには海外の大手の最先端LSI製造企業が共同研究に参加している。そうした企業からの参加研究者は、リソグラフィーを使う立場からの経験や知識を持っており、これらの活用にも期待したいとのことである。

10nm台微細化加工技術による製造技術が確立すれば、LSIの集積密度は現状より一桁向上する。高集積化が更に進んだLSI上には従来より遥かに多い機能、高い性能が実現できるので、新しいシステムが次々と生まれ、その上に限らないアプリケーション、そしてコンテンツが搭載される。また一段と進む低エネルギー化は携帯、スマートフォン、ウェアラブル等の電子機器の適用形態の更なる変化を生み、新しいアプリケーションが広がることになる。このようにEUVリソグラフィーが持つ微細加工実現という価値の創出は、新しいデバスの創出、多くのシステムやアプリケーションの創出、そして新しいコンテンツの世界が広がる、と云うように次々と価値創出の限らない連鎖を生むことになる。

「微細化は間違いなく永遠に価値のある仕事である」と

渡辺氏は確信している。

4. 未来を担う若手研究者の育成について

取材の最後に未来を担う若手研究者の育成についての渡辺氏のご意見を伺った。渡辺氏が先ず憂慮するのは学生の就職指向としての技術離れである。それは親の影響や世の中に溢れる情報に若者が技術に魅力を感じるような物が乏しいためで、若者はその時代に華々しく活力が見える物に惹かれるのではないか。日本の製造業が元気がないということに原因もあるが、我々現在その仕事に携わっている者が、元気で遣り甲斐のある仕事に取り組んでいる姿を見せることが先ず必要であろう。我々ベテランから、現在研究や技術に携わっている若手にその想いが伝わり、さらに学生にも伝わることを期待したい。

「半導体分野の今後の発展には若手研究者の奔放なアイディアが重要であり、それを検証する拠点がほしい。現在、新材料探索・新デバイス開発に関する評価に関してはナノテクノロジーネットワークの拠点が有り、先端 LSI 加工ウェハ提供サービスは国内では産総研、海外では IMEC, Albany nanotech などがある。しかし、大学が提案するナノ材料・ナノデバイスを集積化検証する機能は不足している。同様に、大学提案システムアーキテクチャー・回路の最先端大規模集積化検証の機能も足りない。こうした機能は世界でも要望が多い。技術進歩のブレークスルーを生み出すために必要である。現在 TIA の中で産総研はこうした機能の実現を目指しているが、政府にも積極的な資金提供による支援を期待したい。」と渡辺氏の想いが語られた。

5. むすび

取材により知ったことは、まず、EUV リソグラフィーが多く新しい知恵と技術開拓の集積であり、また、同時に多くの分野の深い経験や知識を活用して初めて実現

するとてつもなく高度で大型な技術と云うことである。その開発は日本の技術力を発揮できる領域であり、世界からも期待されているとのこと。半導体分野のグローバル化が進展する中で、日本の半導体が技術進化、産業発展の重要な地位を獲得することを期待したい。

参考文献

- [1] D. Hisamoto et al., IEDM Tech. Dig., No.15.7, p.1032 (1998).
- [2] 岡崎信次, "EUV リソグラフィ技術の位置付けと開発動向", レーザー研究, 第 32 巻, 第 12 号, pp. 744 (2004.12).
- [3] H. Kinoshita, K. Kurihara, Y. Ishii, and Y. Torii, "Soft x-ray reduction lithography using multiplayer mirrors", J. Vac. Sci. Technol. B7, p.1648 (1989).
- [4] 森 一朗, "EUVL 実用化への挑戦", 2010 年半導体 MIRAI プロジェクト成果報告会, 2010 年 12 月 15 日. (http://www.miraipj.jp/mirai_j/topics/report2011/a5-2010-EUVL1.pdf)
- [5] 住谷 明, "EUV 光源高信頼化技術 (LPP 光源)", 2010 年半導体 MIRAI プロジェクト成果報告会, 2010 年 12 月 15 日. (http://www.miraipj.jp/mirai_j/topics/report2011/b7-2010-EUV.pdf)
- [6] 堀田 和明, "EUV 光源高信頼化技術 (DPP 光源)", 2010 年半導体 MIRAI プロジェクト成果報告会, 2010 年 12 月 15 日. (http://www.miraipj.jp/mirai_j/topics/report2011/a8-2010-EUV2.pdf)
- [7] 須賀 治, "EUV マスク技術", 2010 年半導体 MIRAI プロジェクト成果報告会, 2010 年 12 月 15 日. (http://www.miraipj.jp/mirai_j/topics/report2011/b6-2010-EUVL.pdf)

(向井久和)