





高集積化可能な酸化物強誘電体キャパシタの開発

大阪府立大学工学研究科 高田 瑶子, 齊藤 丈靖 大阪大学産業科学研究所 樋口 宏二, 北島 彰



(左から) 大阪府立大学工学研究科 髙田 瑶子, 齊藤 丈靖



(左から) 大阪大学産業科学研究所 樋口 宏二,北島 彰



大阪大学ナノテクノロジー設備供用拠点では成膜や微細加工を駆使した新奇な材料開発やナノワイヤーの作成, またそれらの機能・物性評価について支援している.分子・ 物質合成プラットフォームではパルスレーザー MBE 装置 やスパッタ装置を用いた成膜およびプロトタイプデバイ スの作成とその評価支援を行っている.本課題は当拠点 のパルスレーザー MBE 装置を利用して成膜を行い,安価 な材料で劣化の少ない強誘電体キャパシタの開発を行っ ている.



強誘電体 RAM(FeRAM)は ROM やフラッシュメモリ よりもアクセス時間が早く,不揮発性の低消費電力デバ

イスとして大いに期待され、交通系 IC カードや IC タグ、 モバイルカード等に用いられる [1][2]. また, FeRAM は 低電圧で動作し高い機密性に富むといった可能性を持つ [3][4]. 現在 FeRAM デバイス材料には Pb(Zr,Ti)O₃(PZT) [5][6][7], SrBi₂Ta₂O₉(SBT)[8][9], Bi_{3,25}La_{0,75}Ti₃O₁₂(BLT) [10][11], BiFeO₃(BFO)[12] が主に用いられている.中で も PZT はその良好な残留分極と信頼性のために広く用い られている. PZTの成膜法としてはゾル-ゲル法 [13][14], パルスレーザー MBE 法 [15] やスパッタ法 [16] 等が報告 されている. しかしながら, FeRAM は電極材料に Pt, Ir, IrO₂, SrRuO₃といった貴金属が用いられているため、原 料の供給が不安定で高価であるほか、加工が難しくコス トが高いといった問題がある.また FeRAM の製造におけ る問題として、Ptを上部電極としたときの強誘電体キャ パシタの疲労劣化、特にプラズマ雰囲気下や半導体集積 化加工時の水素雰囲気下での高温処理による強誘電体特 性の劣化が挙げられる.

今回,従来用いられた FeRAM 構造のうち上部電極の

PtをAlドープ導電性酸化亜鉛(AZO)に代替した強誘 電体キャパシタを提案し,強誘電特性を比較した.また, キャパシタの水素化アニールによる劣化特性を調べるた め,強誘電体ゲート電界効果トランジスタ(FeFET)で強 誘電体膜の安定層として用いられる絶縁体膜のAl₂O₃また は HfO₂でキャップした強誘電体キャパシタの強誘電特性 を比較した.なお,強誘電体層には $10^4 \sim 10^6$ サイクル でも残留分極値比劣化が抑えられたという報告のある La ドープ PZT を用いることにした [17].



今回3種類のPLZT キャパシタ構造を提案・評価した(図1). なお,基板には高配向Pt(111)を用い,PLZT (Pb:La:Zr:Ti=113:3:30:70)は化学析出法で成膜した. PLZT 膜厚は500nmとした.上部電極PtはRFスパッタ法で,上部電極およびバッファ層のAZOと絶縁体キャップ層のAl₂O₃およびHfO₂はいずれもパルスレーザーMBE (図2)法で成膜した.



Pt および膜厚の異なる AZO を上部電極とする PLZT キャパシタの水素化アニール時間に対する残留分極値 比 (Pr_{ann}/Pr₀) を図3に示す (ここで Pr₀ および Pr_{ann} は 200℃, 1Torr, 3% 水素雰囲気下でのアニール前および 後の残留分極値). Ptを上部電極としたキャパシタ(Pt/ PLZT/Pt)の45分間の水素化アニール後のPrann/Pro は 0.57, AZO を上部電極としたキャパシタの膜厚 50, 100, 150nm (50AZO/PLZT/Pt, 100AZO/PLZT/Pt, 150AZO/PLZT/Pt) での Pr_{ann}/Pr₀ はそれぞれ 0.43, 0.42, 0.52 であった. AZO/PLZT/Pt キャパシタのうち AZO 膜 厚が 150nm のとき最も Pram/Pro が高く、上部電極 AZO 膜厚が増加するほど 45 分間の水素化アニールの劣化が抑 えられた. 100AZO/PLZT/Pt および Pt/PLZT/Pt キャパシ タの耐久劣化特性を図4に示す. 100AZO/PLZT/Pt およ び Pt/PLZT/Pt は、水素化アニールでは同様の劣化傾向を 示したが、10⁶ サイクルで 100AZO/PLZT/Pt が Pt/PLZT/



図1 3 種類の PLZT キャパシタ構造

(a) AI をドープした酸化亜鉛(AZO(ZnO:Al₂O₃=98.5:1.5)) または Pt を上部電極とした構造
 (b) 上部電極に AZO を用い, さらにキャップ層として Al₂O₃ または HfO₂ で被覆した構造
 (c) PLZT 成膜前の高配向 Pt(111) 基板上に AZO をバッファ層として成膜した構造



図 2 パルスレーザー MBE 装置 (PLD)

Ptよりも優れた耐久劣化特性を示した.

5.酸化物キャップ層を有する PLZT キャ パシタの水素化アニールに対する劣化保 護効果

上部電極に AZO を用い, さらにキャップ層として Al₂O₃ または HfO₂ で被覆した PLZT キャパシタの水素化 アニール時間に対する Pr_{ann}/Pr₀ を図 5 に示す. 45 分間の 水素化アニール後の Pr_{ann}/Pr₀ はキャップ層が無いときは 0.52 であったが, 20nm のキャップ層 Al₂O₃ および HfO₂ で被覆されたときはそれぞれ 0.80 および 0.57 であった. キャップ層 Al₂O₃ で被覆されることにより,水素化劣化か ら効果的に保護されたことを示している.

6. AZO バッファ層を有する PLZT キャ パシタ

PLZT 成膜前の高配向 Pt(111) 基板上に異なる膜厚(0, 10, 60, 120nm)の AZO バッファ層を成膜した PLZT



図 3 Pt および 膜厚の 異なる AZO を上部 電極とする PLZT キャパシタの 水素 化アニール 時間 に対する 残留分極 値比 (Pr_{ann}/Pr₀)



キャパシタの P-V ヒステリシス曲線を図 6 に示す.45分間の水素化アニール後の PLZT キャパシタの Pr (残留分極値)は AZO バッファ層が無いときは 21.6 µ C/cm²で あったが,AZO バッファ層膜厚が 10,20,60,120nm のときはそれぞれ 18.1,18.9,20.0,6.5 µ C/cm² となり,AZO バッファ層膜厚が増加するにつれて Pr が低下した.これは AZO/PLZT/AZO/Pt(111) キャパシタの AZO バッファ層が増加するにつれてリーク電流が増加した結果で あると推測している.

AZO バッファ層膜厚の異なる AZO/PLZT/AZO/Pt(111) キャパシタの X 線回折パターンを図 7 に示す.化学析出 法で成膜された PLZT は多結晶である.また,非強誘電 特性を示すパイロクロア相の回折ピーク(2 θ =29°)は 確認できない.膜厚の異なる AZO バッファ層上の PLZT 表面 SEM 像を図 8 に示す.X線回折パターンと PLZT 表 面 SEM 像から PLZT はペロブスカイト相からなり,パイ ロクロア相はないことが示された.ゾルーゲル法で生成 された 2 ~ 4nm の膜厚の PbTiO₃ または (Ba_{0.5},Sr_{0.5})TiO₃ のバッファ層を持つ PZT が,高密度で均一のマクロ構造 が生成され,特に高い残留分極や良好なリーク電流が得 られており,バッファ層が 8 ~ 16nm と増加すると,残 留分極が減少するという報告がある [18].本結果は AZO



図4 異なる上部電極の PLZT キャパシタの残留分極値比劣化曲線



図 6 AZO バッファ層の膜厚が異なる PLZT キャパシタの P-V ヒステリシス曲線



図7 AZO バッファ層の膜厚が異なる AZO/PLZT/AZO/Pt(111) キャパシタの X 線回折パターン



図8 膜厚の異なる AZO バッファ層上の PLZT 表面 SEM 像

バッファ層膜厚が 60, 120nm のときは AZO 膜厚が 10, 20nm のときと比べ Pr が低下しており,同様の傾向が示 された.

AZO バッファ層膜厚が 10nm の PLZT キャパシタおよ びバッファ層がない PLZT キャパシタの Pr_{ann}/Pr₀ 劣化曲 線を図9に示す.図4と同様に AZO バッファ層膜厚が 10nm を有する PLZT キャパシタは 10⁶ サイクルで劣化が 改善された.



AZO を上部電極にもつ PLZT キャパシタは 10⁷ サイク





ルで Pt を上部電極にもつ PLZT キャパシタより耐久劣化 特性が改善された. 10nm の AZO バッファ層を持つ PLZT キャパシタは 10⁶ サイクルで耐久劣化特性が改善された. Al₂O₃ でキャップされた AZO を上部電極にもつ PLZT キャ パシタは水素化による劣化防止に効果的であった.



高配向性 Pt 基板は富士通セミコンダクターから頂いた.



- R.E. Jones Jr., P.D. Maniar, R. Moazzami, P. Zurcher, J.Z. Witowski, Y.T. Lii, P. Chu, S.J. Gillespie, Thin Solid Films 270, 584(1995)
- [2] N. Setter, D. Damjanovic, L. Eng, G. Fox, S. Gevorgian,
 S. Hong, A. Kingon, H. Kohlstedt, N.Y. Park, G.B.
 Stephenson, I. Stolitchnov, A.K. Taganstev, D.V. Taylor,
 T. Yamada, S. Streiffer, J. Appl. Phys. 100, 051606 (2006)
- [3] K. Kim, Y.J. Song, Microelectron. Reliab. 43, 385 (2003)
- [4] R. Bez, A. Pirovano, Mater. Sci. Semicond. Proces. 7, 349 (2004)
- [5] A. Itoh, Y. Hikosaka, T. Saito, H. Naganuma, H. Miyazawa, Y. Ozaki, Y. Kato, S. Mihara, H. Iwamoto, S. Mochizuki, M. Nakamura, T. Yamazaki, VLSI Tech. Symp. 32 (2000)

- [6] T. Yamamoto, Jpn. J. Appl. Phys. 35, 5104 (1996)
- [7] S.-Y. Chen, C.-L. Sun, J. Appl. Phys. 90, 2970 (2001)
- [8] L. Goux, D. Maes, J.G. Lisoni, H. Vander Meeren, V. Paraschiv, L. Haspeslagh, C. Artoni, G. Russo, R. Zambrano, D.J. Wouters, Microele. Eng. 83, 2027 (2006)
- [9] A. Li, D. Wu, H. Ling, T. Yu, M. Wang, X. Yin, Z. Liu, N. Ming, Thin Solid Films 375, 215 (2000)
- [10] B.H. Park, B.S. Kang, S.D. Bu, T.W. Noh, J. Lee, W. Jo, Nature 401, 682 (1999)
- [11] D. Wu, A. Li, T. Zhu, Z. Liu, N. Ming, J. Appl. Phys. 88, 5941 (2000)
- [12] A.Z. Simoes, A.H.M. Gonzalez, L.S. Cavalcante, C.S. Riccardi, E. Longo, J.A. Varela, J. Appl. Phys. 101, 074108 (2007)
- [13] Y.J. Song, Y. Zhu, S.B. Desu, J. Appl. Phys. Lett. 72, 2686(1998)
- [14] X.J. Meng, J.G. Cheng, B. Li, S.L. Guo, H.J. Ye, J.H. Chu, J.Cryst Growth 208, 541 (2000)
- [15] Z.J. Wang, H. Kokawa, R. Maeda, Ceram. Int. 30, 1529 (2004)
- [16] S. Horita, S. Horii, S. Umemoto, Jpn. J. Appl. Phys. 37, 5141(1998)
- [17]I. Stolichnov, A. Tagantsev, N. Setter, J.S. Cross, M. Tsukada, Appl. Phys. Lett. 74, 3552 (1999)
- [18] H. Doi, T. Atsuki, N. Soyama, G. Sasaki, T. Yonezawa, K. Ogi, Jpn. J. Appl. Phys. 33, 5159 (1994)

(大阪大学産業科学研究所 北島 彰)

