

シリコンのトータルソリューション

Total solution of Silicon

広島大学



「若手技術奨励賞」受賞 / Young Technical Skill Award

受賞者
Awardee

佐藤 旦 (広島大学)
Tadashi Sato (Hiroshima University)

Key words

Silicon device process, Nanofabrication, Microfabrication

概要 / Overview

広島大学ナノデバイス・バイオ融合科学研究所は、シリコン(Si)トランジスタ作製技術を主軸にしたSi微細加工および電子デバイス作製における汎用的な施設である。リソグラフィ、エッチング、成膜、不純物導入など要素技術からプロセス開発、測定まで広範囲にわたり技術支援を行っている。安価に提供可能な簡易CMOSトランジスタ構造、作製プロセスも開発・提案している。本発表では、複数の支援例や簡易トランジスタを用いた支援の提案について紹介する。

Research Institute for Nanodevice and Bio Systems (RNBS), Hiroshima University is high versatile institution in Silicon fine processing and electron device fabrication. We provide the technical support for lithography process, etching process, thin film formation process, impurity doping process, electrical measurement and so on. In this presentation, we introduce several topics including technical support using a simplified CMOS transistor.

ガラス基板上低温多結晶Si薄膜トランジスタ支援 Low temperature poly-Si thin film transistor on glass substrate

● デバイス構造に合わせた実験条件設定

ガラス基板上に作製する4端子低温poly-Si TFTは、ダブルゲート構造のトランジスタである。ポトムゲート(BG)メタルをマスクとし、背面露光という手法によって自己整合型にトップゲート(TG)メタルを形成させるため、TGメタルは非常に薄い構造を持つ。そのためイオン注入は低加速エネルギーの注入を低電流値で高精度に維持する必要がある。装置限界に近い10 keVでの注入条件とし、研究成果に貢献した。

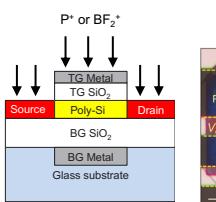


図1 TFT断面模式図

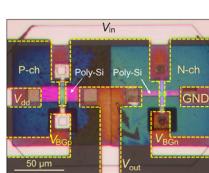


図2 ガラス基板上CMOSインバータの光学顕微鏡写真

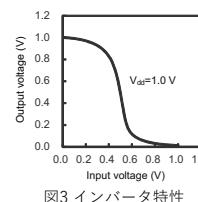


図3 インバータ特性

DNA/Siメモリートランジスタの基板作製支援 Fabrication of DNA/Si memory transistor substrate

● 要望に沿ったデバイスの試作

自己組織化の特徴を持つDNAをチャネルとし、プロセスコスト低減を狙ったMOSFET開発の支援である。DNAチャネル/SiO₂/Si構造におけるキャリア挙動の調査を目的としたSi-MOSFET基板を作製した。EB描画とSi微細加工の掛け合わせや不純物導入と活性化アーニールを含めデバイス作製におけるプロセス条件を確立し研究成果に貢献した。

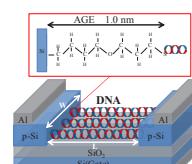


図4 DNAメモリートランジスタ概略図

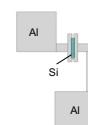


図5 インバータ設計パターン

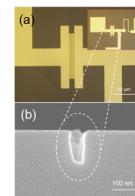
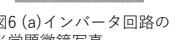


図6 (a)インバータ回路の光学顕微鏡写真



(b) チャネル部の断面SEM像

短期間CMOS作製

Short term fabrication of CMOS

● オーダーメイドCMOSの低価格化と研究応用

本研究所では、構造を簡易化させたCMOSトランジスタを提案し、作製プロセスを構築した。各洗浄作業から様々な装置利用に至るまで、本来のプロセスを必要最小限に抑えることで、低価格化が可能になった。自由な設計も合わせて、幅広い応用が期待できる。

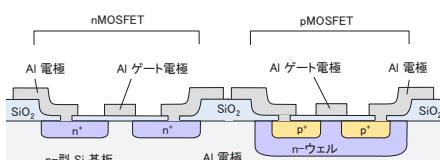


図7 簡易CMOSの断面構造

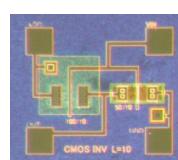


図8 作製したCMOSインバータの光学顕微鏡写真

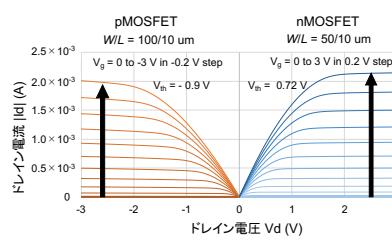


図9 CMOSインバータ内のnMOS及びpMOSトランジスタの/ I_d - V_d 特性

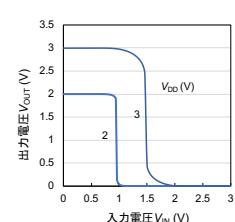


図10 作製したCMOSインバータの入出力特性

簡易構造のトランジスタは、AIゲートで、層間絶縁膜を除いた構造で短期間に作製可能。そのため、新規に開発中の材料（例：新規ゲート絶縁膜等）のデバイス応用の可能性を立証し易いという利点がある。

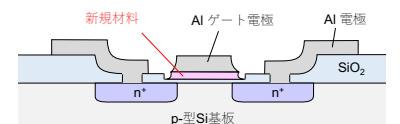


図11 簡易構造MOSトランジスタへの新規材料の応用例

CONTACT

広島大学
佐藤 旦

Hiroshima University
Tadashi Sato

nanotechJapan
Nanotechnology Platform